

課題番号 : F-21-WS-0103
利用形態 : 機器利用
利用課題名(日本語) : エッジ AI デバイスセキュリティに向けた NAM チップ実装技術
Program Title (English) : NAM chip mounting technology for edge AI device security
利用者名(日本語) : 野高啓¹⁾, 法元盛久²⁾
Username (English) : [Hiro Nodaka](#)¹⁾, Morihisa Hoga²⁾
所属名(日本語) : 1) 早稲田大学先進理工学研究科, 2) 産業技術総合研究所
Affiliation (English) : 1) School of Advanced Science and Engineering, Waseda University
2) National Institute of Advanced Industrial Science and Technology
キーワード/Keyword : 表面処理、接合、エッジ AI セキュリティ

1. 概要(Summary)

現在、データ処理速度やネットワークコストの増大といった課題を解決するために、エッジ AI コンピューティングが注目されている。エッジ AI デバイスの普及には、デバイス自体にセキュリティ機能を持たせることが求められる。本研究では、エッジ AI デバイスのパッケージ表面へセキュリティチップを表面実装する新たな物理的セキュリティ技術の確立に向けて、接着を用いた異種材料の接合技術の提案、検討を行った。

2. 実験(Experimental)

【利用した主な装置】

プラズマ処理装置、ダイシングソー

【実験方法】

接合の信頼性を向上させることを目的に、プラズマ処理装置等にて接合前の基板に対し表面処理を行った。基板には、エッジ AI デバイスとして半導体パッケージの Quad Flat Package(QFP)を採用した。また、表面処理による表面形状の変化が与える接合強度への影響を調査することを目的に、表面処理後の基板の表面形状を AFM にて観察した。

3. 結果と考察(Results and Discussion)

各種表面処理を行った基板の AFM 像を Fig. 1 に示す。測定位置によって表面形状やラフネスは大きく異なる。表面処理により表面粗さが増加することが示唆された。これにより、プラズマによる化学的効果に加え、アンカー効果と呼ばれる機械的効果による接合強度への影響が示唆された。

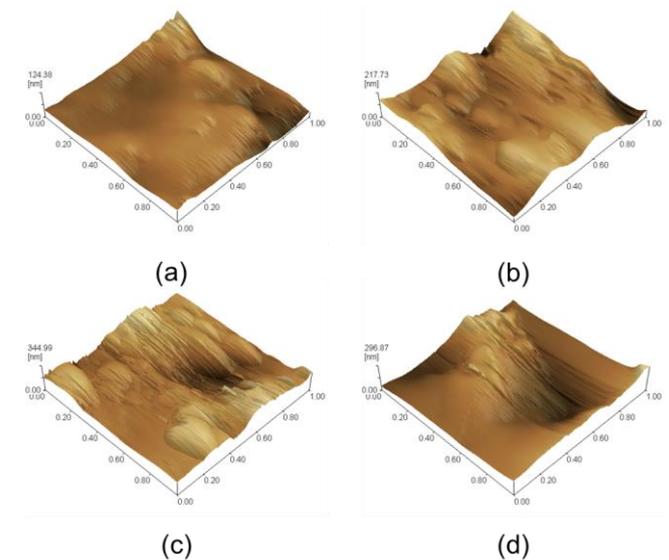


Fig. 1 AFM images of (a) untreated QFP and QFP treated with (b) Ar/O₂ plasma (c)VUV/N₂ and (d)VUV/O₃.

4. その他・特記事項(Others)

装置を使用するにあたり、早稲田大学ナノライフ創新研究機構 水野潤 研究院教授に多くの助言を得ましたことに感謝致します。この機器利用は、国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の委託業務(JPNP16007)を行うためのものです。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。