

課題番号 : F-21-UT-0115
利用形態 : 機器利用
利用課題名(日本語) : シリコンウエハ上への金属薄膜の形成
Program Title (English) : The formation of metal thin-film on silicon wafer
利用者名(日本語) : 本山央人, 安齋哲央
Username (English) : Hiroto Motoyama, Akihisa Ansai
所属名(日本語) : 東京大学大学院理学系研究科
Affiliation (English) : School of Science, The University of Tokyo
キーワード/Keyword : 成膜・膜堆積、金属薄膜、膜厚計測

1. 概要(Summary)

東京大学浅野キャンパスの武田先端知ビルのクリーンルーム内において、スパッタリング成膜装置を用いることによる、シリコンウエハ上への金属薄膜の形成を行った。膜厚が 5 nm から 100 nm の金属薄膜を形成した。

2. 実験(Experimental)

【利用した主な装置】

LL 式高密度汎用スパッタリング装置(CFS-4EP-LL)
形状・膜厚・電気特性評価装置群(BRUKER
DektakXT)

【実験方法】

シリコンウエハ<100>を、ダイヤモンドペンを用いて劈開し、10 x 10 mm のシリコンチップを作製する。シリコンチップの表面を十分に洗浄した後、成膜装置に備え付けのアルミ板に貼り付けて、装置内にセットする。その後、所望の膜厚の金属薄膜を得るために必要な時間、成膜を続ける。成膜にかかる時間は、直前の成膜結果から得られた成膜レート(nm / min)を元に、算出する。成膜終了後、成膜部分と非成膜部分の段差を、膜厚計を用いて計測する。計測された膜厚が、想定していた膜厚よりも大きくずれていた場合、成膜レートを算出し直して、再度、成膜を行った。

成膜した材料は、Au, Ag, Cu, Pt, Cr である。このうち、Au, Pt, Cr は、デフォルトとして搭載されているターゲットである。Ag, Cu に関しては、スタッフの装置作業支援のもと、一時的に換装していただき、成膜を行った。また、Au, Ag, Cu, Pt に関しては、膜密着度を向上させるため、シリコンウエハとの間に Cr 層を 5 nm 形成する試料も作製した。

3. 結果と考察(Results and Discussion)

すべての金属に関して、概ね予想通りの膜厚の金属薄膜形成に成功した。4 インチウエハまで搭載可能な大面積成膜エリアを有効に活用し、それぞれの金属、膜厚に関して、10~12 枚の成膜試料を製作した。白金の場合のみ、成膜レートと成膜時間から予想される膜厚からのズレが、他の金属よりも大きくなる傾向が見られた。白金のみ、直前に実施した成膜結果から成膜レートを再算出し、2 回目の成膜を行った。2 回目の成膜では、概ね想定通りの膜厚が得られた。1 回目と 2 回目の成膜レートはそれぞれ、25.9 nm/min, 29.8 nm 程度であった。

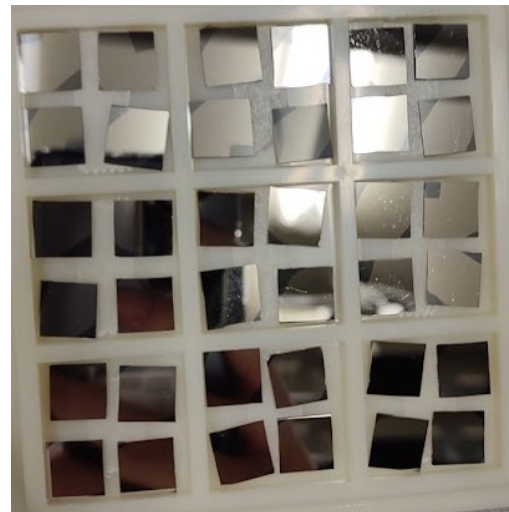


Fig. A photograph of silicon chips with platinum deposited on it.

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。