

課題番号 : F-21-TU-0084
 利用形態 : 機器利用
 利用課題名(日本語) : ヘテロ整合界面を有する SiC エピタキシャル成長技術開発とそれを用いたインテリジェントパワー IC の実証
 Program Title (English) : Development of SiC epitaxial growth technology with coherent hetero-interface and demonstration of intelligent power IC
 利用者名(日本語) : 佐藤茂雄¹⁾、櫻庭政夫¹⁾、長澤弘幸²⁾
 Username (English) : S. Sato¹⁾, M. Sakuraba¹⁾, H. Nagasawa²⁾
 所属名(日本語) : 1) 東北大学電気通信研究所、2) 株式会社 CUSIC
 Affiliation (English) : 1) RIEC, Tohoku University, 2) CUSIC Inc.
 キーワード/Keyword : SiC、表面処理、エピタキシャル成長、形状・形態観察、MOSFET

1. 概要(Summary)

3C-SiCは4H-SiCに比べて電子親和力が0.9eV高いため、酸化膜界面の漏えい電流密度が低く、かつ界面準位密度は2桁ほど低い値を示す。このため、3C-SiCをMOS構造に適用することにより、その低損失性能と長期的信頼性が著しく向上する。本研究では、従来の4H-SiCパワー半導体の利点を生かしつつ、その一部を3C-SiCで置き換えることにより、それぞれの長所を相補的に活かしたパワー半導体デバイスの実現を目指している[特許文献1]。

2. 実験(Experimental)

【利用した主な装置】

熱CVD装置

【実験方法】

4H-SiC基板表面に3C-SiCの2次元核を生成し、さらにそれぞれをステップ制御エピタキシーによって横方向に拡大させて整合ヘテロ界面を形成するため、以下の加工工程を実施した。①3C-SiCのシード面形成工程: 4H-SiCのステップ制御エピタキシー領域を限定し、所定の個所において3C-SiCの核生成を促すため、名古屋工業大学で開発されたLIPSS法を用いて4H-SiC(0001)4度傾斜基板の所定の個所に[1-100]方位に平行な溝を形成した[1]。②Step-Alignment工程: 多核生成による3C-SiCの双晶を抑制するため、熱CVD装置を用いて水素雰囲気中での熱処理を施した[特許文献2]。③エピタキシャル成長工程: SiH₄+C₃H₈+H₂雰囲気中において厚さ0.6μmの4H-SiCをエピタキシャル成長した。

3. 結果と考察(Results and Discussion)

Fig. 1は溝の下流近傍([11-20]方位側)のエピタキシャル成長層表面近傍の(1-100)断面TEM像である。低倍

率像から明らかのように、傾斜基板上であるにもかかわらず、(0001)面に平行な原子レベルで平坦なテラスが形成されている。高倍率像からは4H-SiCの積層のみが見出されるが、最表面に露出している最密充填構造は立方最密充填構造のみである。すなわち、本実験で得られた4H-SiCエピタキシャル膜表面に3C-SiCを多核生成しても双晶の抑制が期待できる。

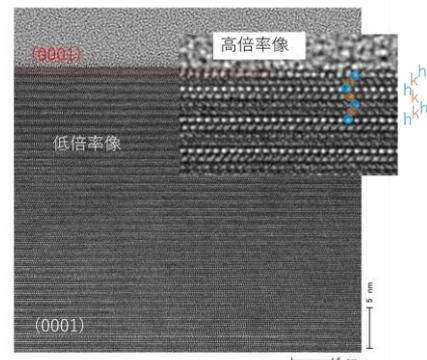


Fig. 1 Cross sectional TEM image of (1-100) epitaxial layer.

今後、エピタキシャル成長工程における過飽和度を高めることで3C-SiCの2次元核生成を促進し、双晶を含まない3C-SiC領域を横方向成長させ、4H-SiCとの整合ヘテロ界面を形成する。

4. その他・特記事項(Others)

参考文献 [1] R. Miyagawa et.al., JJAP 57, 025602 (2018)

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

- [1] 特許 6795805 号
- [2] 特許 6884532 号