

課題番号	: F-21-RO-0027
利用形態	: 技術代行
利用課題名 (日本語)	: CMOS Ring Oscillator (17 段) 回路の作製と特性
Program Title (English)	: Fabrication and properties of 17-stage CMOS Ring Oscillator circuit
利用者名 (日本語)	: <u>東嶺孝一</u>
Username (English)	: <u>Koichi Higashimine</u>
所属名 (日本語)	: 北陸先端科学技術大学院大学ナノマテリアルテクノロジーセンター
Affiliation (English)	: Center for Nano Materials and Technology, Japan Advanced Institute of Science and Technology
キーワード/Keyword	: リソグラフィ・露光・描画装置, 成膜・膜堆積, ドーピング, 電気計測

1. 概要 (Summary)

スマートフォンや IC カードなど, 身の回りのものには, リソグラフィ・露光・描画装置や成膜・膜堆積技術を駆使して作製されたトランジスタ・集積回路が無数に含まれているものが多い. しかし, そうした回路を目にする機会には一般にはなく, また, 実際に回路の設計, 試作, 測定を行うには設備, 技術, ノウハウ等が必要である. 今回, 微細加工 PF (広島大学) を利用して, トランジスタ・回路の設計, 試作, 測定を行うことにした. 特に, CMOS をコンパクトなレイアウトで設計した 17 段の Ring Oscillator 回路を作製し, その出力波形などの特性を詳しく調べた. その結果, 出力波形は三角波で, 17 段でもとても高速に, 高い周波数で動作していることが分かった. さらに, Ring Oscillator と同時に作製した CMOS の入出力電圧特性, 電圧・電流特性を測定することにより, 出力波形に現れる弱いノイズの起源について検討した.

2. 実験 (Experimental)

【利用した主な装置】

レイアウト設計ツール, 酸化炉, マスクレス露光装置, イオン注入装置, ウェル拡散炉, Al スパッタ装置, エッチング装置 (レジスト Ashing 用), PMA 炉, デバイス測定装置

【実験方法】

レイアウト設計ツール Layout Editor を用いて回路設計を行った. 各種装置や高温炉を用い, 設計図面に基づいて, 1. N-well formation, 2. Formation of active regions, 3. Source and Drain formation, 4. Gate oxide film formation, 5. Contact hole formation, 6. Al electrode formation の 6 段階, 合計 108 の工程による回路試作を行った. デバイス測定装置やオシロスコー

プなどを用いて, 作製した回路の電気計測を行った.

3. 結果と考察 (Results and Discussion)

Fig. 1 に, 作製した Ring Oscillator の顕微鏡像を示す. 2 列の N-well 領域を使い, それぞれの列で PMOS・NMOS の配置を入れ替えて, GND を共通化したレイアウトにすることによって, 比較的コンパクトな構造の 17 段 Ring Oscillator を作製することができた. このようなコンパクトな構造の回路を設計するアイデアは, 過去に出版されているテキストの中でも紹介されている. (例えば, 名倉徹著, 「LSI 設計常識講座」, 東京大学出版会 (2011)).

Ring Oscillator では, Ring を構成する CMOS Inverter によって, 入力の反転された出力が後段の CMOS Inverter の入力となって次々と伝搬する. Ring を一周してきたときにそれまでと逆の電圧が入力となり, 再び出力が反転して 2 周目の伝搬となる. その後もこれが繰り返されることで継続発振する. このため段数は奇数である必要がある. また, 最終段はバッファアンプである.

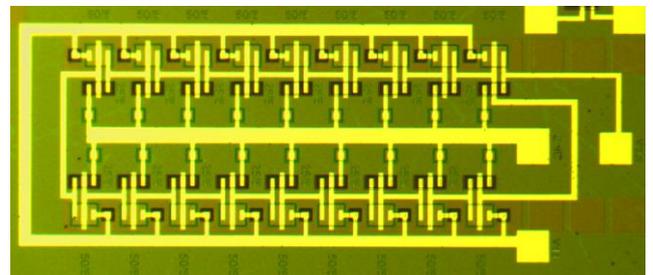


Fig. 1 Microscope image of the ring oscillator

作製した Ring Oscillator の電源電圧を $V_{DD} = 1.5, 2.0, 3.0, 5.0$ V としたときの出力波形をそれぞれ測定した. **Fig. 2** に $V_{DD} = 2.0$ V のときの出力波形を示す. $V_{DD} = 1.5, 2.0$ V においては, 美しい三角波の出力が得られるこ

とが分かった。また、**Fig. 3**に $V_{DD} = 3.0\text{ V}$ のときの出力波形を示す。 $V_{DD} = 3.0, 5.0\text{ V}$ においては、三角波に弱いノイズが乗った波形が観測された。 $V_{DD} = 2.0 \sim 3.0\text{ V}$ を境にして、それより V_{DD} の値が大きくなると、明確なノイズが出力波形に現れることが分かった。

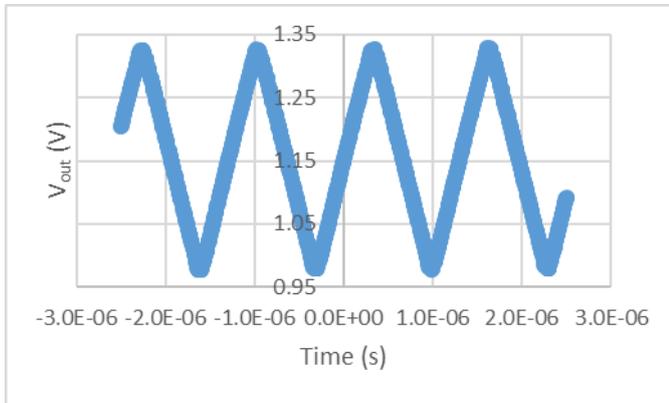


Fig. 2 Waveform of the ring oscillator ($V_{DD} = 2.0\text{V}$)

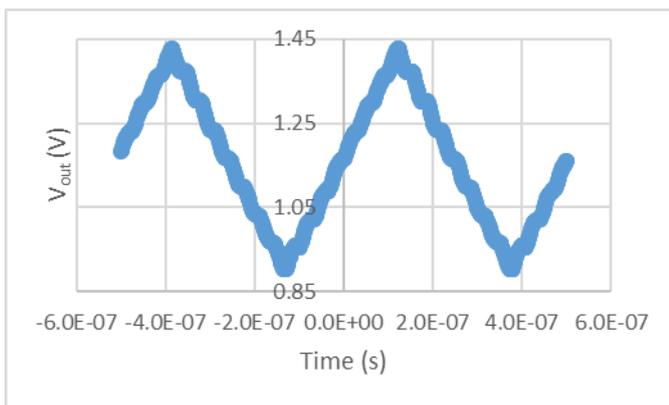


Fig. 3 Waveform of the ring oscillator ($V_{DD} = 3.0\text{V}$)

Ring Oscillator と同時に作製した複数の CMOS - Inverter について入出力電圧特性、および、入力電圧対電源電流特性の測定を行った。入出力電圧特性を **Fig. 4**に、入力電圧対電源電流特性を **Fig. 5** にそれぞれ一例として示す。入出力電圧の測定結果から、電源電圧 V_{DD} の概ね 1/2 の電圧 (しきい値電圧) で出力電圧が急峻に変化する結果が得られた。CMOS 毎に特性のばらつきはみられるものの Inverter として正常に動作している様子がうかがえる。

他方、入力電圧対電源電流特性の結果から、しきい値電圧近傍において、電源電流の増加が確認できた。特に、黄緑色の線で示している $V_{DD} = 2.5\text{ V}$ 以上の電圧においては、出力電圧反転時の電流増加が顕著に表れている。

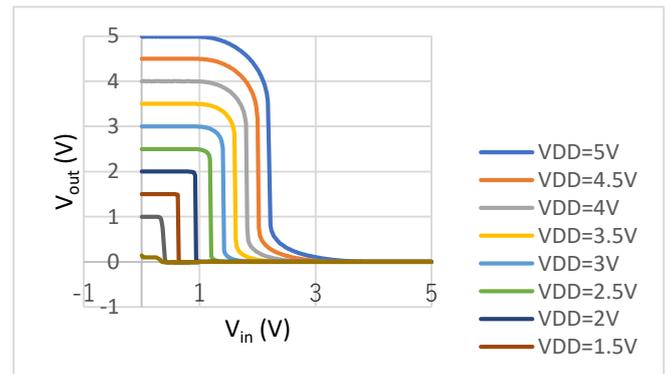


Fig. 4 Input - Output characteristics of a CMOS inverter

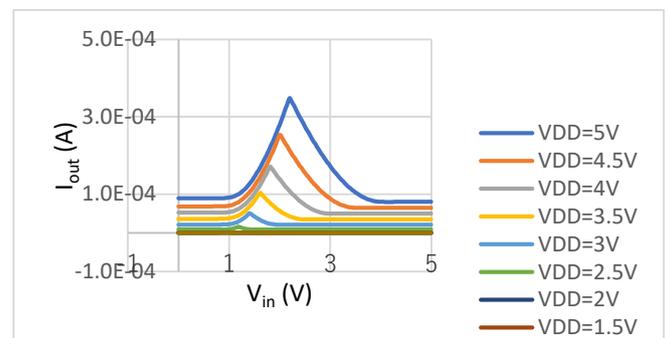


Fig. 5 V-I characteristics of a CMOS inverter

このことは、上述した CMOS Ring Oscillator の出力波形に影響したと思われる。以上のようにして、CMOS Ring Oscillator の設計・試作を行い、その電気特性に関して知見を得ることができた。

4. その他・特記事項 (Others)

謝辞:

広島大学ナノデバイス・バイオ融合科学研究所の黒木伸一郎先生をはじめとする関係の皆様には、多大なるご支援を頂きましたので、ここに感謝の意を表します。また、Ring Oscillator の特性解析に関して、特に同研究所の山田真司先生にご支援頂きましたので、ここに感謝の意を表します。

5. 論文・学会発表 (Publication/Presentation)

なし

6. 関連特許 (Patent)

なし