

課題番号 : F-21-OS-0037
利用形態 : 機器利用
利用課題名(日本語) : 電子線描画装置を用いたサブミクロン微細パターンの形成
Program Title (English) : Formation of sub-micron patterns using electron beam lithography
利用者名(日本語) : 四方啓太
Username (English) : K. Shikata
所属名(日本語) : ローム株式会社
Affiliation (English) : ROHM Co., Ltd.
キーワード/Keyword : リソグラフィ・露光・描画装置、高周波、トランジスタ

1. 概要(Summary)

近年、通信の分野では、RF 信号の高周波化が進み、フロントエンドで実装されるトランジスタは寄生容量低減の目的からゲート電極をサブミクロン以下に微細化することが求められる。光リソグラフィの解像度限界は光の波長によって既定され、例えば i 線ステッパーの場合 365 nm 程度が限界となり、この値に近い解像度ではパターンニングの制御性が著しく悪化する。そこで、大阪大学微細加工プラットフォームの電子線描画装置を用いて微細ゲートトランジスタの作製を検討した。

2. 実験(Experimental)

【利用した主な装置】

高速大面積電子ビームリソグラフィ装置

【実験方法】

窒化物エピタキシャル膜上に成膜した SiN 表面上に 5000 rpm で 60 秒間スピコートした電子線レジスト ZEP520A(日本ゼオン社製)を 180°C で 180 秒間ベークし、電子線描画装置(エリオニクス社製 ELS-S50LBC)を用いてパターンニングを行った。現像後、描画部分の SiN をドライエッチングで開口しゲート電極をリフトオフにより形成して GaN-HEMT を作製した。

3. 結果と考察(Results and Discussion)

Fig. 1 はゲート長を 0.6 μm 、0.4 μm にそれぞれ設計した GaN-HEMT の小信号利得である。0.4 μm の設計では 0.6 μm の設計の場合に比べて利得が 3.5dB 程度向上しており、ゲート容量を大幅に低減できることがわかった。

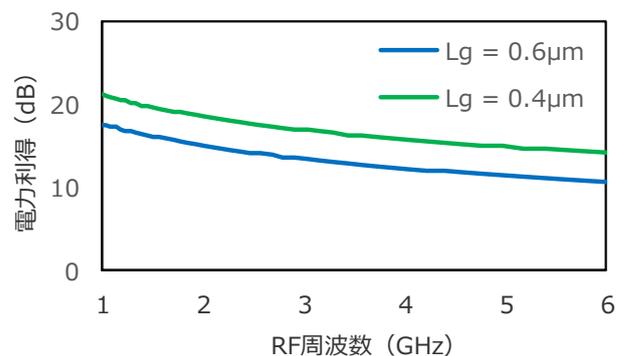


Fig. 1 Maximum Stable gain of GaN-HEMT

4. その他・特記事項(Others)

実験の実施にあたりご協力頂きました、出口寛子様には感謝申し上げます。

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし