

課題番号 : F-21-NM-0103
利用形態 : 技術代行
利用課題名(日本語) : グラフェン FET の保護膜材料およびプロセス適正化の検討
Program Title (English) : A study of encapsulation process optimization for graphene FET
利用者名(日本語) : 湯澤亜希子
Username (English) : Akiko Yuzawa
所属名(日本語) : 株式会社 東芝
Affiliation (English) : Toshiba Corporation
キーワード/Keyword : バイオ&ライフサイエンス、リソグラフィ・露光・描画装置、成膜・膜堆積

1. 概要(Summary)

バイオ計測応用に、グラフェンを用いた FET(Field Effect Transistor)の適用を検討している。グラフェンを用いることで高感度化が可能となることが期待される。グラフェン FET を安定して計測するためには保護膜の形成が必要であり、グラフェンにダメージの少ない保護膜の選定が必要である。そこで本報告では保護膜作製プロセスの検討を行った。

2. 実験(Experimental)

【利用した主な装置】

高速マスクレス露光装置、12 連電子銃型蒸着装置、多目的ドライエッチング装置、UV オゾンクリーナ、プラズマ CVD 装置

【実験方法】

単層グラフェンは高温 CVD(Chemical vapor deposition)により成膜され SiO₂ 基板上に転写された市販のものを使用した。NIMS 微細加工 PF を利用し、グラフェン上に保護膜となる材料の CVD 成膜を行った。グラフェンはラマン分光装置にて品質測定を行った。

3. 結果と考察(Results and Discussion)

グラフェン上に SiO₂ と SiN を 50 nm 成膜し、光学顕微鏡観察を行った結果を Fig. 1(i)(ii)にそれぞれ示す。SiO₂ 成膜したグラフェンは光学顕微鏡で、グラフェンに特徴的なクラックや多層部が見られなかった。SiN 成膜したグラフェンは、クラックと多層部が観察された。ラマン分光装置でグラフェンを測定した結果を Fig. 2(i)(ii)に示す。SiO₂ 成膜したグラフェンはピークが見られなかった。SiN 成膜したグラフェンは 1350 cm⁻¹, 1580 cm⁻¹, 2580 cm⁻¹ にピークが見られた。これらのピークはそれぞれグラフェンの D ピーク、G ピーク、2 D ピークに帰

属され、グラフェンに特徴的なピークが観察された。以上から、SiO₂ 成膜ではグラフェンが消失したが、SiN 成膜ではグラフェンは存在していると考えられる。以上の結果から、SiN のほうが SiO₂ より保護膜に適していることが分かった。

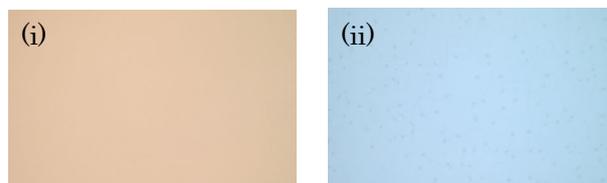


Fig. 1 Top-down inspection results of graphene coated with (i)SiO₂ (ii) SiN

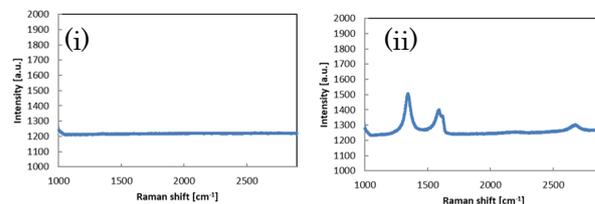


Fig. 2 Raman spectrum of graphene coated with (i)SiO₂ (ii) SiN

4. その他・特記事項(Others)

NIMS 微細加工 PF 津谷様、渡辺様、吉田様には技術相談から技術支援・代行まで多大なる支援を頂き感謝申し上げます。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。