

課題番号 : F-21-IT-035
利用形態 : 技術代行
利用課題名(日本語) : コンタクトエピタキシャル技術を用いた集積型光非相反デバイスの研究
Program Title (English) : A study of integrated optical nonreciprocal devices formed with crystal-contact-epitaxy technique
利用者名(日本語) : 中津原克己
Username (English) : K. Nakatsuhara
所属名(日本語) : 神奈川工科大学 工学部 電気電子情報工学科
Affiliation (English) : Department of Electrical and Electronic Engineering, Faculty of Engineering, Kanagawa Institute of Technology
キーワード/Keyword : ダイシング, 切削, 成膜・膜堆積, 微細加工, 光導波路

1. 概要(Summary)

本研究では、磁気光学材料、高 Δ 導波路用酸化物誘電体、液晶等の異種材料の集積化技術を確立し、光回路の新機能開発を目指して研究を行っている。特に光アイソレータや光サーキュレータなどの光非相反素子を集積化することで光回路の高機能化が期待できる。本研究では、6インチ Silicon on insulator (SOI) ウェハからダイシングソーにより切り出した基板を用いて、種々の素子のベースとなるシリコン細線導波路の製作を行った。

2. 実験(Experimental)

【利用した主な装置】

ダイシングソー(Dicing Saw)

プラズマ CVD 装置

光導波路評価装置

【実験方法】

本研究では東京工業大学の微細加工プラットフォームのプラズマ CVD 装置により保護膜として 200nm 厚の SiO₂ 膜を 6 インチ SOI ウェハ上に成膜した後、ダイシングソーを利用して 20mm×15mm のチップに分割した。この SOI チップ上に神奈川工科大学の電子線描画装置 (CABL- 9200TNT)を用いてシリコン細線導波路用パターンの形成を行い、ドライエッチングプロセスを経て、光非相反デバイス用シリコン細線導波路を得た。

3. 結果と考察(Results and Discussion)

20mm×15mmのサイズにダイシングされたSOIチップの写真をFig.1に示す。電子線描画装置による導波路パターンの形成において、ダイシングラインを基準としたアライメントを行っている。Fig.2にマッハ・ツェンダー干渉計シリコン細線導波路を形成したSOIチップ例を示す。これらのシリコン細線導波路を用いて、光非相反素子の実現に

向けた異種材料の集積化技術の確立を進めている。

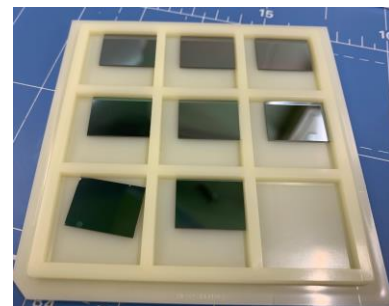


Fig. 1 Pictures of chips diced by the dicing saw

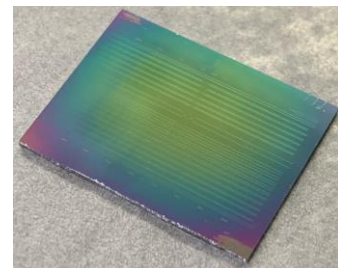


Fig. 2 A picture of the sample having fabricated waveguides.

4. その他・特記事項(Others)

・関連文献:”Si 細線導波路を用いた光非相反デバイスの基礎研究”, 勝俣直也(神奈川工科大学), (2022) 修士論文

・謝辞: 庄司雄哉准教授(東京工業大学科学技術創成研究院 未来産業技術研究所)に感謝します。

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし