

課題番号 : F-21-AT-0110
利用形態 : 機器利用
利用課題名(日本語) : 高純度オゾンを用いた ALD SiO₂ 膜の比誘電率
Program Title (English) : Dielectric constants of ALD SiO₂ film using high-purity ozone
利用者名(日本語) : 阿部綾香
Username (English) : A. Abe
所属名(日本語) : 明電ナノプロセス・イノベーション株式会社
Affiliation (English) : Meiden Nanoprocess Innovations, Inc.
キーワード/Keyword : 成膜・膜堆積、被誘電率、ALD、高純度オゾン

1. 概要(Summary)

半導体デバイスの高集積化に伴う金属酸化物薄膜の精密な膜厚制御と成膜プロセスの低温化の要求に対し原子層堆積(Atomic Layer Deposition: ALD)法が注目されている。特に近年、ALD の利用拡大に伴い、生産性の高いバッチ処理方式が注目されている。バッチ処理方式は水を酸化源とする場合、特に 200°C 以下の低温で反応力低下により成膜が困難となる。我々は、高純度オゾンガス(~100 vol%)により低温 ALD バッチ処理の適用性を検討するため、高純度オゾンを用いて基板温度 150°C 以下の ALD で得た SiO₂ 膜の比誘電率測定を行った。

2. 実験(Experimental)

【利用した主な装置】

酸アルカリドラフトチャンバー

電子ビーム真空蒸着装置

デバイス容量評価装置

【実験方法】

酸化ガスとして高純度オゾンガスおよび原料ガスとしてトリスジメチルアミノシラン(TDMAS)を使用した ALD により SiO₂ 膜を成膜した。それぞれのガスはシャワーヘッドにより供給し、絶縁特性の評価には、1 %HF にて洗浄した Si ウエハ<100>上に SiO₂膜を 30 nm 程度成膜後、Φ500 μm の Al 電極を蒸着したサンプルを用いた。

3. 結果と考察(Results and Discussion)

Fig. 1 に基板温度 30°C、150°C にて成膜した SiO₂ 膜の比誘電率を示す。比誘電率はエリプソメーターから算出した SiO₂ 膜の膜厚、および C-V 特性の飽和容量、および Al 電極面積を考慮し算出した。比誘電率は 30°C 成膜において 4.2 であり、150°C 成膜では 4.6 であった。この結果は、1000°C 付近の高温で成膜した Si 熱酸化膜

の比誘電率 3.9 に対してやや高い値を有する。

比誘電率が 3.9 より大きくなる要因を考察するため、SIMS 測定による膜中不純物 C と N の残留量に着目した。例えば 150°C 成膜で C 残留量が 5×10^{19} atm/cm³ と Si 熱酸化膜 $\sim 3 \times 10^{19}$ atm/cm³ と同程度、N 残留量が 8×10^{19} atm/cm³ と Si 熱酸化膜 $\sim 5 \times 10^{18}$ atm/cm³ に対して 1 桁大きくなることを確認した。以上から、比誘電率が 3.9 より大きくなる要因は、膜中に残留する N が寄与することが考えられる。なお残留 N の結合状態については、XPS では検出感度以下により評価できず、他の測定手法が必要とされる。

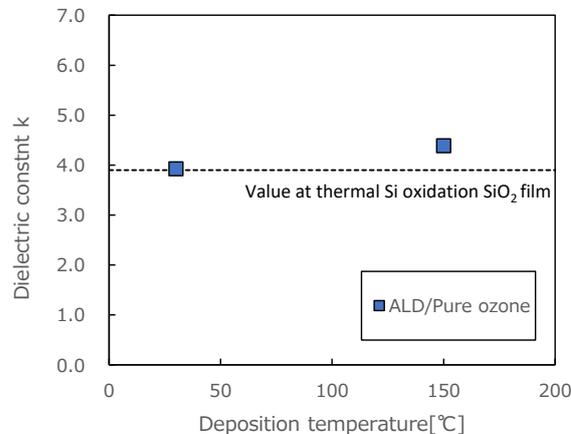


Fig. 1 Temperature dependence of the dielectric constant of ALD SiO₂ film.

4. その他・特記事項(Others)

・共同研究者:産総研 野中秀彦様・中村健様

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。