

課題番号 : F-21-AT-0021
利用形態 : 機器利用
利用課題名(日本語) : 電子線描画を用いて作製したジョセフソン接合の寸法評価
Program Title (English) : Size evaluation of Josephson junctions fabricated using electron beam lithography
利用者名(日本語) : 佐藤哲朗
Username (English) : T. Satoh
所属名(日本語) : 日本電気株式会社
Affiliation (English) : NEC Corporation
キーワード/Keyword : リソグラフィ・露光・描画装置、ジョセフソン接合、超電導パラメトロン素子、量子アニーリング

1. 概要(Summary)

超電導パラメトロン素子を用いた量子アニーリング回路の研究開発を継続している。低損失の超電導パラメトロン素子は、電子線描画法で形成したレジストマスクを用いた Al 斜め蒸着により作製した微小ジョセフソン接合で構成されており、ここではサブミクロンレベルの精密な寸法制御が要求されている。本報告書では、産総研 NPF の電子線描画装置を用いて作製したジョセフソン接合の寸法を評価した結果を報告する。

2. 実験(Experimental)

【利用した主な装置】

高速電子ビーム描画装置(エリオニクス)
解析用 PC(CAD 及び近接効果補正用)

【実験方法】

3 インチ Si ウェハにコポリマー(MMA/MAA)、次にレジスト ZEP520A-7 の順でスピン塗布した。GDSII パターンデータを産総研 NPF 解析用 PC の BEAMER を用いて描画用データに変換した。電子線描画は産総研 NPF の電子線描画装置 ELS-F130AN を用いて、加速電圧 130 kV、ビーム電流値 500 pA の条件でおこなった。描画後に酢酸アミルで ZEP520A-7 を現像し、続いて IPA と水の混合液でコポリマーをエッチングした。以上の工程でウェハ上に作製したレジストマスクを用いて、Al の斜め蒸着により Al 製ジョセフソン接合を作製した。なお、電子線描画以外の工程は産総研 NPF とは別の研究施設で実施した。

3. 結果と考察(Results and Discussion)

設計接合幅の異なる多数のジョセフソン接合の室温抵

抗値を測定し、その逆数の接合幅依存性を調べた結果を Fig. 1 に示す。

グラフは原点付近を通っており、ほぼ設計通りの接合幅となっていることを示している。グラフの x 軸との切片は約 $-0.01 \mu\text{m}$ であり、接合幅がこの寸法だけ拡大していることを示している。

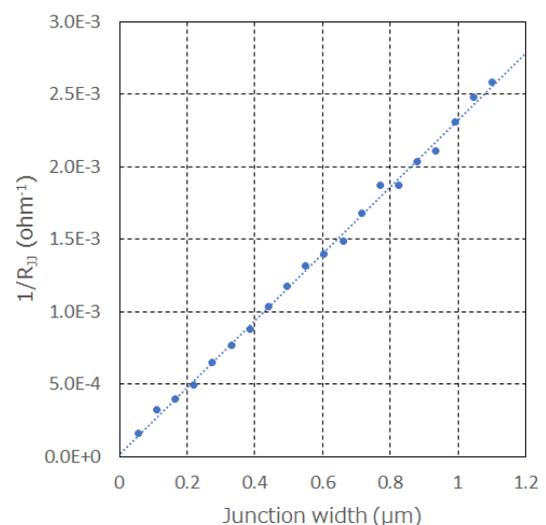


Fig. 1 $1/R_{JJ}$ dependence on junction width.

4. その他・特記事項(Others)

本成果は、国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の委託業務(JPNP16007)の結果得られたものです。

・他のナノプラ実施機関利用 : NIMS 微細加工 PF

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。