

課題番号 : F-20-YA-0011
 利用形態 : 技術代行
 利用課題名(日本語) : ファンアウト型ウエハレベルパッケージ作製
 Program Title (English) : Fabrication of Fan-Out Wafer Level Package
 利用者名(日本語) : 万波徹、母里将大、稲垣雅一、岩田真典
 Username (English) : T. Mannami, S. Bori, M. Inagaki, M. Iwata
 所属名(日本語) : 株式会社ピーエムティー、ミニマルファクトリ推進室
 Affiliation (English) : Minimal Foundry Division, PMT Corporation
 キーワード/Keyword : リソグラフィ、露光装置、成膜・膜堆積、エッチング、形状・形態観察、元素分析、電気計測

1. 概要(Summary)

ハーフインチ基板を使ってウエハレベル IC パッケージ試作とベースラインプロセスの確立を FAIS および山口大学の施設を利用して進めている。

2. 実験(Experimental)

【利用した主な装置】

両面マスクアライナ, 拡散炉, プラズマ CVD, コータ/ディベロッパ, デバイスアナライザ, マニュアルプローバ (FAIS) 走査型電子顕微鏡, UHV10 元スパッタ装置, 触針式表面形状測定装置 (山口大学)

【実験方法】

酸化膜成膜、AlSi 膜成膜、Cu 膜成膜およびリソグラフィを行い、各層をパターンニングし、再構成基板作製時のチップマウントアライメント用基板を作製した。パッケージ形成後、電気 (I-V) 特性測定、SEM 形状観察、元素分析を行った。

3. 結果と考察 (Results and Discussion)

Fig.1 に FOWLP の断面図を示す。

Fig.2 に作製した Daisy Chain TEG Package を示す。

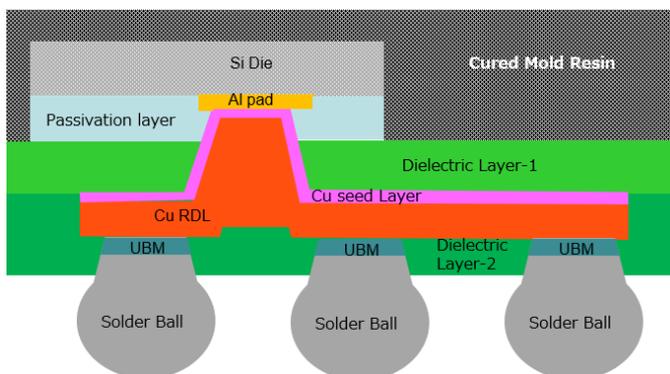


Fig.1 Fan-Out Wafer Level Package
Cross-sectional structure

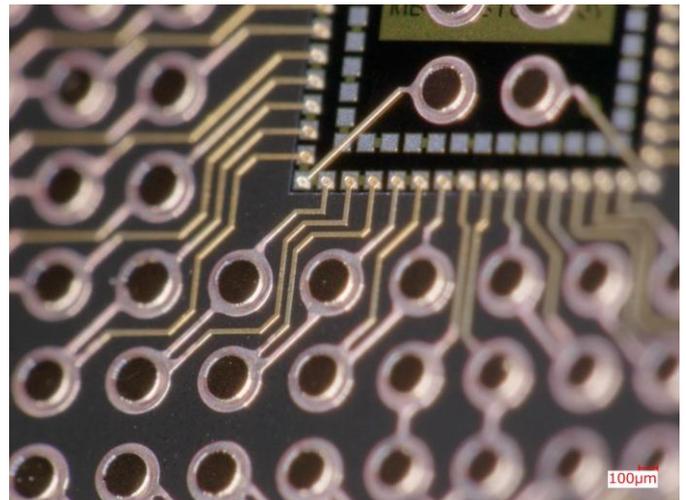


Fig.2 FOWLP Daisy Chain TEG Package

これを用いて、電気 (I-V) 特性測定、SEM 形状観察、元素分析を行いデータ収集を進めている。

4. その他・特記事項 (Others)

- 2013 IEEE 15th Electronics Packaging Technology Conference (EPTC 2013), 「Interconnect technologies for stem-in-package integration」 Hans-Joerg Timme ; Klaus Pressel ; Gottfried Beer ; Robert Bergmann

- 他の機関の利用 : FAIS (F-20-FA-0008)

5. 論文・学会発表 (Publication/Presentation)

無し

6. 関連特許 (Patent)

無し