

課題番号 : F-20-UT-0008  
 利用形態 : 技術代行  
 利用課題名(日本語) : FIBによるLSIの設計ミスの修正  
 Program Title (English) : LSI design fixing by FIB  
 利用者名(日本語) : 小林和淑<sup>1)</sup>, 岸田亮<sup>2)</sup>  
 Username (English) : Kazutoshi Kobayashi<sup>1)</sup>, Ryo Kishida<sup>2)</sup>  
 所属名(日本語) : 1) 京都工芸繊維大学大学院工芸科学研究科電子システム工学専攻, 2) 東京理科大学工学部電子電気情報工学科  
 Affiliation (English) : 1) Grad. School of Sci. and Tech., Dept of Electronics, Kyoto Institute of Technology, 2) Faculty of Eng., Tokyo University of Science  
 キーワード/Keyword : 切削、接合、回路修正

### 1. 概要(Summary)

設計時に接続し忘れていた電源線を FIB により接続をする修正を2つのチップに対して行った。

### 2. 実験(Experimental)

#### 【利用した主な装置】

集積回路パターン微細加工 (FIB) 装置 (FEI / V400ACE)

#### 【実験方法】

FIB にレイアウトパタンをインポートし、修正箇所を特定し、電源を接続すべき場所を掘り進め、該当の配線が露出した段階で切削をやめ、タンゲステンによる配線接続作業を行った。修正は2種類のチップに対して実施した。1つ目のチップは最上層の電源線同士の接続であり、比較的容易であった。2つ目のチップは Fig. 1 の通り下層 (M4: 4 層目メタル) に埋もれた電源配線同士を接続しなければならず、難易度が高かった。Fig. 2 が加工時の SIM(Scanning Ion Microscope: 走査イオン顕微鏡) 像である。東大ナノテクプラットフォーム支援室の技術代行により、問題なく作業は終了した。

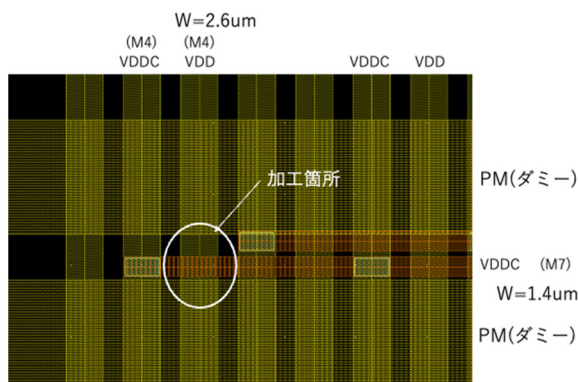


Fig. 1 Magnified pattern layout shows the fixed position of the second chip.

### 3. 結果と考察(Results and Discussion)

修正を行った LSI はすべて正常動作した。加工したうちの1種類のチップは8月と11月に高崎量子応用研究所にて、放射線を照射する実験を行い、良好な測定結果を得ることができた。測定結果を論文誌に投稿すべく準備を進めているところである。

### 4. その他・特記事項(Others)

FIB の技術代行をお願いしたネクスティエレクトロニクスの木下純様ならびに太田悦子様には深く感謝いたします。

### 5. 論文・学会発表(Publication/Presentation)

なし(論文執筆中)

### 6. 関連特許(Patent)

なし

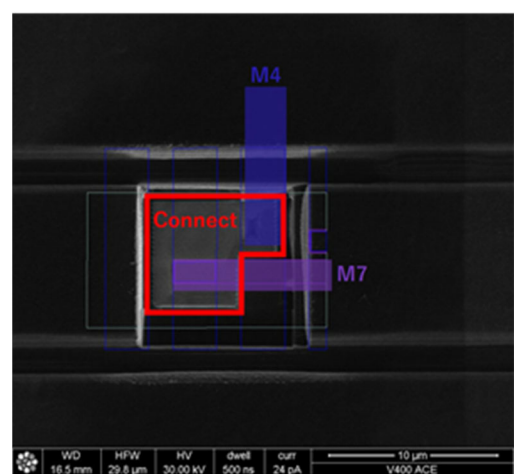


Fig. 2 SIM image during fixing by FIB.