

課題番号 : F-20-TU-0106
利用形態 : 機器利用
利用課題名(日本語) : 半導体ナノ構造の作成
Program Title (English) : Semiconductor Nanostructure Fabrication
利用者名(日本語) : ムーア ジョン ニコラス, 遊佐剛
Username (English) : Nicholas John Moore, G. Yusa
所属名(日本語) : 東北大学大学院理学研究科
Affiliation (English) : Faculty of Science, Tohoku University
キーワード/Keyword : リソグラフィ・露光・描画装置、ナノゲート構造、半導体

1. 概要(Summary)

東北大学ナノテク融合技術支援センターにおいて、高加速電圧電子ビーム描画装置を用い、細小な金属ゲートパターンを加工した。

2. 実験(Experimental)

【利用した主な装置】

EB 描画装置

【実験方法】

実験の試料は物質・材料研究機構において分子線エピタキシー法を利用して作成された GaAs 半導体ウェハである。ウェハの層の一枚は、極低温条件下で電子が束縛される二次元量子井戸である。

本実験は量子ドットに基づいているクーロンブロッケード温度計を要求するため、金属ナノゲート構造を加工し、静電的に二次元電子系の中で量子ドットを定義することを目指している。GaAs ウェハ表面に電子線レジスト (PMMA-A8) を塗布した後、表面が絶縁体のためにチャージアップ防止剤 (ESpacer300) を塗布した。そして、電子ビーム描画装置 (Elionix ELS-G125S) を用い、加速電圧 130 kV で約 100 nm の線幅のゲートパターンを描いた。レジストを現像し、Ti/Au を蒸着し、リフトオフをしてから SEM と AFM でゲート構造の正確さを評価した。

3. 結果と考察(Results and Discussion)

本 EB 描画条件では(加速電圧:130 kV、電流:1 nA、ウェハ表面が真性 GaAs であり、レジストの厚さが 560 nm の PMMA-A8 である)、チャージアップ防止剤を用いずに描画されたパターンでは、チャージアップによってパターンの歪みや消失が強く発生したが、ESpacer300 を用いることで、チャージアップの問題は解消した。また、上記の描画条件でレジストを現像すると、パターン中心から離

れた領域の現像が不十分であった。ビーム電流を 200 pA に減少させて描画時間を長くすると、より均一にパターンが現像できた。現像の不均質の原因は描画中にレジストが加熱されたことであったと考えている。本描画条件で達成できた最小線幅は約 40 nm であった。

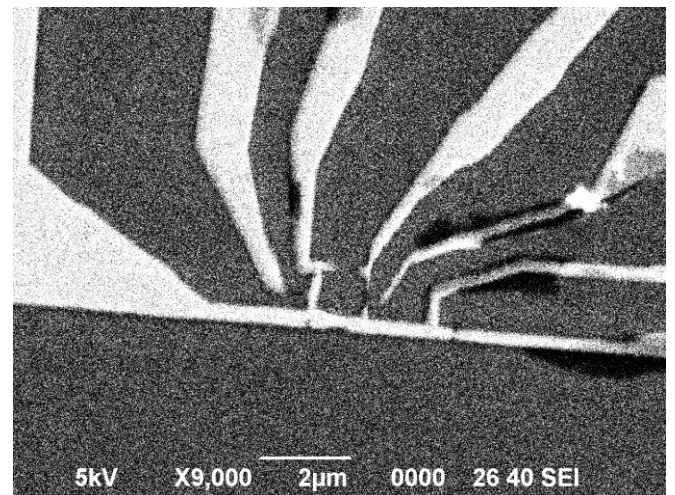


Fig. 1 SEM image of Ti/Au nanogate structure for defining a quantum dot.

4. その他・特記事項(Others)

・共同研究者:物質・材料研究機構
間野 高明、野田 武司

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。