

課題番号 : F-20-TU-0004
利用形態 : 機器利用
利用課題名(日本語) : 微細構造への薄膜形成②
Program Title (English) : Thin film formation on microstructure II
利用者名(日本語) : 三浦篤志
Username (English) : A. Miura
所属名(日本語) : 株式会社豊田中央研究所
Affiliation (English) : TOYOTA CENTRAL R&D LABS.,INC.
キーワード/Keyword : リソグラフィ, 成膜, エッチング

1. 概要(Summary)

マイクロサイズ以下のナノ構造を、空壁を介して覆うような薄膜の形成をねらう。これを実現する製作プロセスの確立に向け、エッチング工程の手法や条件の把握などの基礎検討を行った結果を報告する。

2. 実験(Experimental)

【利用した主な装置】

LPCVD、熱 CVD、住友精密 TEOS PECVD、Vapor HF エッチング装置、DeepRIE 装置#1、両面アライナ露光装置一式

【実験方法】

準備したシリコン基板を用い、LPCVD 装置にて NSG (Non doped Silicate Glass) 膜および undoped Poly-Si 膜の成膜を行う。空壁領域形成用の窓パターンを、フォトリソで形成したレジストマスクにて undoped Poly-Si 膜をドライエッチングで加工する。熱 CVD にて Doped Poly-Si 膜を成膜した後、ポーラス(多孔質体)化する[1]。そのポーラス膜を介して NSG 膜のHFベーパー(気相フッ化水素)エッチングを施し、上部が薄膜で覆われた空壁エリアを形成する。ここまでの素子構造および試作プロセス設計は前報告[2]と同じである。今回は、ポーラス化 Doped Poly-Si 膜上に PECVD 装置を利用したキャップ層 (TEOS:Tetraethoxysilane)を形成する。

3. 結果と考察(Results and Discussion)

ポーラス化 Doped Poly-Si 膜 150 nm 上に PECVD 装置を利用したキャップ層 TEOS 膜を膜厚≒1 μm 真空成膜を実施し、空壁エリアに封止膜を形成することができた。真空封止後の表面 SEM 像を Fig. 1 に示す。しかし、多くの封止膜の破壊が確認された。TEOS 膜での封止は、膜の圧縮応力の影響を強く受けたためと考える。今後は、

応力緩和の制御が可能な SiN 膜キャップ層の成膜を試み、実デバイス作製の封止膜として展開する。

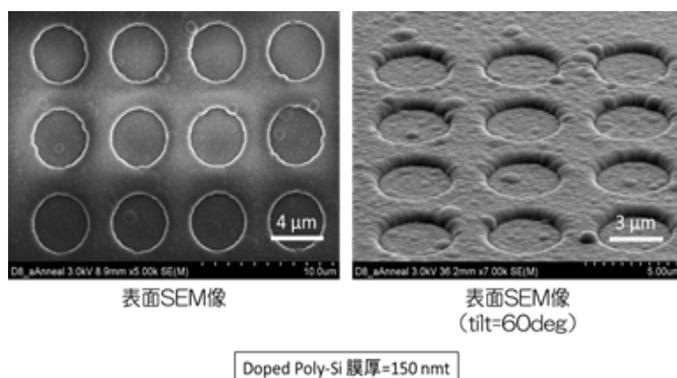


Fig. 1 SEM image after TEOS film formation

4. その他・特記事項(Others)

[1] Y. Kageyama, et al., J. Vac. Sci. Technol. A, Vol. 18, No. 4, Jul/Aug (2000).

[2] 2019年度利用報告書 No.F-19-TU-0104

【謝辞】

本実験に際し、菊田研究員、庄子研究員、龍田研究員、辺見研究員、吉田研究員、渡邊研究員に多大なご協力を頂きましたことを感謝いたします。

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし