

課題番号 : F-20-RO-0058
利用形態 : 機器利用
利用課題名(日本語) : 大気圧熱プラズマジェットアニールを用いた 4H-SiC MOSFET 作製技術の研究
Program Title (English) : Research on 4H-SiC MOSFET fabrication technology using atmospheric pressure thermal plasma jet annealing
利用者名(日本語) : 伊藤天太¹⁾, 花房宏明²⁾
Username (English) : T. Ito¹⁾, H. Hanafusa²⁾
所属名(日本語) : 1) 広島大学大学院先端物質科学研究科, 2) 広島大学大学院先進理工系科学研究科
Affiliation (English) : 1) Graduate School of Advanced Sciences of Matter, Hiroshima University
2) Graduate School of Advanced Science and Engineering, Hiroshima University
キーワード/Keyword : リソグラフィ・露光・描画装置、4H-SiC、ワイドギャップ半導体、不純物活性化

1. 概要(Summary)

4H-SiC に注入した不純物の活性化には 1700 °C 程度の熱処理が必要である[1]。我々は急速な加熱・冷却が可能な大気圧熱プラズマジェット(TPJ)による熱処理を用いて SiC MOSFET の作製を報告している[2]。しかしゲートに用いた Si 層の凝集などの問題があった。そこで本研究では Si 層上にも SiO₂ 保護膜を堆積させる構造により、TPJ 照射を行うことで問題解決を試みた。

2. 実験(Experimental)

【利用した主な装置】

マスクレス露光装置

【実験方法】

4H-SiC 基板を洗浄後、ゲート絶縁膜として SiO₂ をリモートプラズマ化学気相堆積(RPCVD)法により 50 nm 堆積した。その後プラズマ化学気相堆積法により、アモルファスシリコン(a-Si)膜を 220 nm 堆積した。イオン注入のハードマスクとして RPCVD 法により、SiO₂ 膜を 100 nm 堆積し、フォトリソグラフィとウェットエッチングによりソース・ドレイン領域のパターニングを行った。不純物として P 原子を加速電圧 30 keV, ドーズ量 $3 \times 10^{15} \text{ cm}^{-2}$, 基板温度 300 °C の条件でイオン注入した。続いて Si 層の保護のためにキャップ層 SiO₂ を RPCVD 法により 100 nm 堆積した。不純物活性化には、走査速度 100 mm/s、裏面最高到達温度 1300 °C の条件にて TPJ 照射を行った。フォトリソグラフィ及びウェットエッチングによりコンタクトホールを開口後、Ni を 50 nm ずつ両面に堆積し、リフトオフにてパターニングを行った。オーミック電極形成のため、シリサイド化アニールを行い、その後 Al 蒸着とフォトリソグラフィ及びウェットエッチングにより Al 配線を形成した。

3. 結果と考察(Results and Discussion)

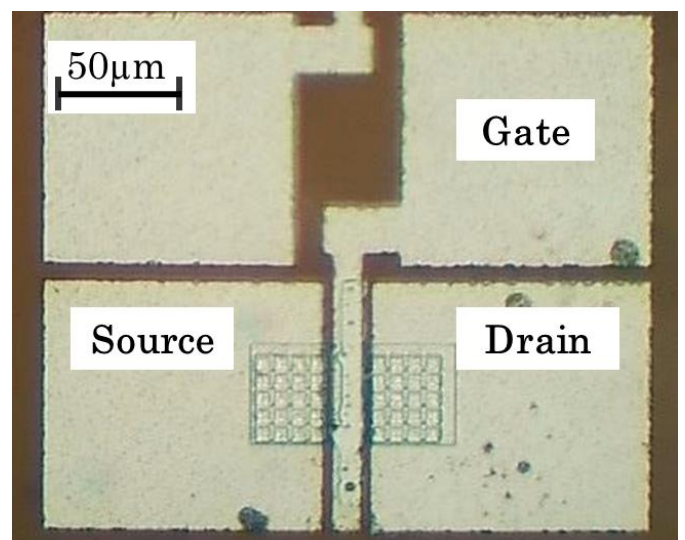


Fig. 1 Optical micrograph of the fabricated MOS device

Figure 1 に作製した MOS の光学顕微鏡写真を示す。今回の作製ではゲート Si の凝集を防ぐことが出来た。今後電気特性の評価を進めていく。

4. その他・特記事項(Others)

[1] J. M. Bluet, et al., J. Appl. Phys. 88 (2000) 1971.

[2] 井上 純, 広島大学工学部第二類卒業論文 (2017)

5. 論文・学会発表(Publication/Presentation)

令和 2 年度 “大気圧熱プラズマジェットアニールを用いた 4H-SiC MOSFET 作製技術の研究” 伊藤天太 修士論文

6. 関連特許(Patent)

なし。