

課題番号 : F-20-RO-0031
 利用形態 : 技術代行
 利用課題名(日本語) : スパッタプロセスによる Si 薄膜トランジスタ
 Program Title (English) : Fabrication of Si thin-film transistors by sputtering process
 利用者名(日本語) : 葉文昌, 平末充紀, 小柳樹, 白川俊樹
 Username (English) : Wenchang Yeh, Tatsuki Koyanagi, Toshiki Shirakawa, Mitsuki Hirasue
 所属名(日本語) : 島根大学
 Affiliation (English) : Shimane University
 キーワード/Keyword : 薄膜トランジスタ, 単結晶 Si 帯, レーザーアニール, イオン注入, ドーピング

1. 概要(Summary)

本研究室ではディスプレイ画素駆動回路に使われる薄膜トランジスタ(TFT)の特性均一化, 電流駆動能力増大, 低オフ電流化に向けて, マイクロシェブロンビーム走査法(μ CLBS)を考案して単結晶 Si 帯を形成する方法を考案し, 単結晶 Si 帯により電界効果移動度が $500\text{cm}^2/\text{Vs}$ 以上の TFT が形成できることを示して来た。これは LPCVD-Si 膜をチャンネル層に使ったものだが, 今後は有機物フィルムなどのフレキシブル基板上への TFT 作製が期待されていることから, 低温成膜できるスパッタ堆積法による TFT 形成が期待されている。本研究では, スパッタ法で堆積した a-Si 薄膜について, μ シェブロンレーザービーム走査(μ CLBS)法¹⁾により単結晶帯成長を行い, そこへ TFT を形成して特性評価した。最高移動度 $202\text{cm}^2/\text{Vs}$, s 値 $1.8\text{V}/\text{dec}$, オンオフ比 10^3 の TFT 特性が得られた。

2. 実験(Experimental)

【利用した主な装置】

イオン注入装置

【実験方法】

Si 膜と SiO_2 ゲート絶縁膜はスパッタ法を使って成膜した。膜のパターニングにはメタルマスクを使った。トップゲート構造で, ソースドレイン領域形成はイオン注入によって, トップゲートを利用してセルフアラインメントで形成した。イオン注入条件はリンを 80eV , $3 \times 10^{15}\text{cm}^{-2}$ で行い, 活性化は 550°C 30min の真空で行った。TFT 形成後に 440°C で 30 分フォーミングガスアニールを行った。

Table.1 Characteristics of a TFT

ON/OFF比	10^3
最大移動度 $[\text{cm}^2/\text{Vs}]$	202
閾値[V]	-8.7
S値	$1.8\text{V}/\text{dec.}$

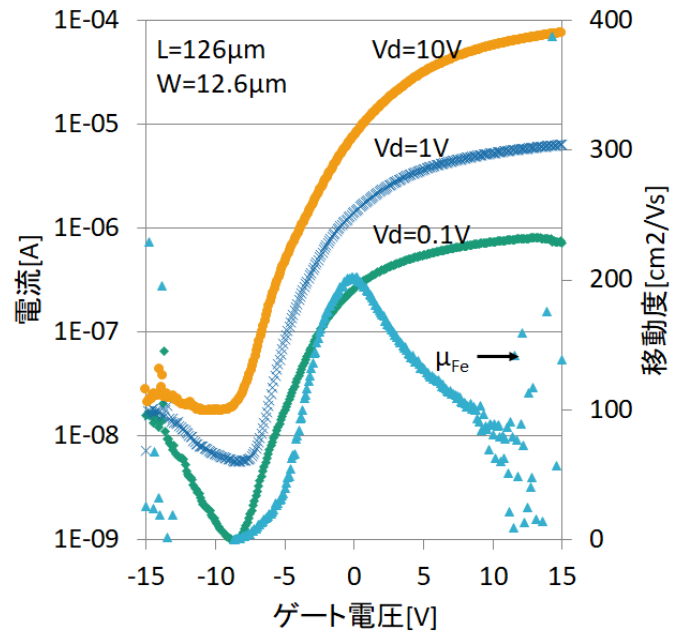


Fig.1 Transfer characteristics of a TFT

3. 結果と考察(Results and Discussion)

図 1 に得られた TFT の伝達特性を示した。諸特性を表 1 にまとめた。

4. その他・特記事項(Others)

イオン注入装置の利用にあたって, 広大ナノテクプラットフォームの迅速で正確なサービスに感謝する。

本研究は JST-ASTEP 受託研究「シリコン膜単結晶帯選択形成半導体レーザーアニール装置の実用化」で行われたことに感謝する。

5. 論文・学会発表(Publication/Presentation)

(1) 小柳樹, 白川俊樹, 平末充紀, 葉文昌, スパッタ Si 薄膜の μ CLBS 法による単結晶帯形成, 応用物理学会 春期学術講演会 [10a-M114-10], 2019 年.

6. 関連特許(Patent)

なし