

課題番号 : F-20-RO-0014
利用形態 : 技術代行
利用課題名(日本語) : 絶縁膜の信頼性評価用パターン作製
Program Title (English) : Pattern formation for the reliability evaluation of the insulation film
利用者名(日本語) : 諏訪智之
Username (English) : Tomoyuki Suwa
所属名(日本語) : 東北大学未来科学技術共同研究センター
Affiliation (English) : New Industry Creation Hatchery Center, Tohoku University
キーワード/Keyword : リソグラフィ・露光・描画装置、デバイス試作

1. 概要(Summary)

高信頼性 Magnetic tunnel junction (MTJ) デバイス開発において、その中核を成す MgO 薄膜の信頼性評価が必須となる。従来の単体素子を用いた電流電圧特性の評価に加え、東北大学で開発した 10 万個を超える大規模アレイ Test Element Group (TEG) による統計的評価のための回路 TEG を試作することを目的とする。MgO 薄膜の電流電圧特性を測定する際に、評価する MgO 薄膜の抵抗が小さいため、直列に付加される上下金属電極の抵抗や、電極間を接続するコンタクト抵抗に埋もれないようにデバイスパターンを設計する必要がある。このとき、抵抗はデバイス面積に比例するため、デバイスサイズを可能な限り小さくすることが重要となる。本研究では、デバイスパターンを形成するリソグラフィ工程において、微細パターン形成が可能な電子ビーム描画を使用し、回路 TEG の試作を実施した。

2. 実験(Experimental)

【利用した主な装置】

電子ビーム描画装置、マスクレス露光装置

【実験方法】

東北大学にて、ベースとなる回路 TEG の試作チップを準備した。300×600 のアレイ状に配置した下部 TiN 電極上に、Metal-Insulator-Metal (MIM) 構造 (W/CoFeB/MgO/CoFeB) を形成し、MIM パターンのリソグラフィを電子ビーム (Electron Beam :EB) 描画にて実施した。その後、イオンビーム加工により MIM パターンを形成し、層間膜となる SiN を成膜した後、コンタクトホールパターンのリソグラフィを EB 描画にて実施した。コンタクトホールの開口およびトップ電極を形成し、回路 TEG の完成とした。回路 TEG の試作後は、チップダイシング、セラミックパッケージへのダイアタッチ、金ワイヤボンディング

グを行い、評価チップを完成させた。

3. 結果と考察(Results and Discussion)

東北大学で準備したベースの回路 TEG に予め形成されているグローバルなアライメントマークのみでは、EB 描画の際の合わせ精度に 100nm 以上のずれが生じることが明らかとなった。そのため、評価対象となるアレイパターンの周辺かつ可能な限り近い場所に、ローカルアライメントマークを追加することで、パターンの合わせ精度を 100nm 以下にすることに成功した。その結果、最小 MIM サイズ 300nm×300nm、最小コンタクト径 150nm×150nm のアレイパターンの形成が可能となった。EB 描画を用いて完成した回路 TEG 試作チップを Fig.1 に示す。

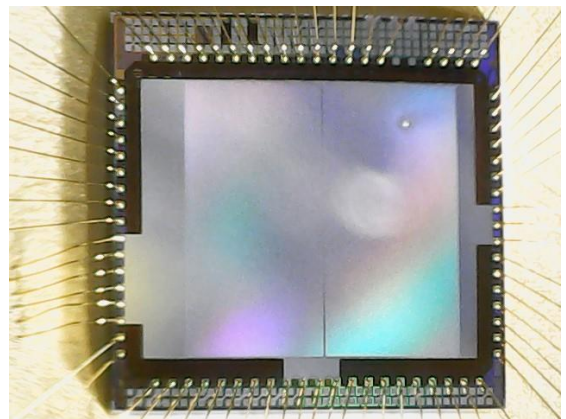


Figure 1 Prototype circuit TEG

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。