

課題番号 : F-20-NM-0042  
利用形態 : 技術代行  
利用課題名(日本語) : 熱電素子テスト構造の試作  
Program Title(English) : Prototyping Thermoelectric Device Test Structure  
利用者名(日本語) : 中林肇  
Username(English) : H. Nakabayashi  
所属名(日本語) : 東京エレクトロン株式会社  
Affiliation(English) : Tokyo Electron Limited  
キーワード/Keyword : ナノエレクトロニクス、成膜・膜堆積、熱電素子、リソグラフィ・露光・描画装置、形状・形態観察

## 1. 概要(Summary)

電子部品および装置の電子冷却は温度の制御性が高く実装が容易な冷却技術として広く利用されている。また、近年では集積回路の廃熱の増大を解決する手段としてダイ上に実装した冷却装置により発熱が大きなホットスポットを解消するというアイデアも提案されている。[1]。

室温域における熱電素子として現在は  $\text{Bi}_2\text{Te}_3$  を利用した熱電素子をもっとも熱電変換効率が高く多用されているが組み込み型冷却装置としてオンチップ形成する上ではシリコン CMOS 工程との親和性が低いことが問題となる。シリコンで高効率の熱電変換を実現する手段として熱伝導のサイズ効果を利用した高効率熱電素子の提案がある。[2]。本研究ではシリコン微細構造を用いた熱電素子の性能をベンチマークするとともにより安価なシリコン微細加工スキームの検討を行う。

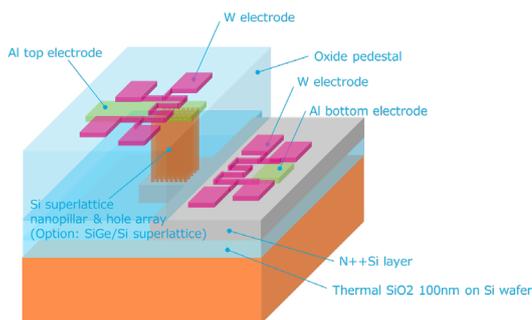


Fig. 1 Schematic drawing of Si based thermoelectric device prototype

## 2. 実験(Experimental)

【利用した主な装置】 高速マスクレス露光装置、多目的ドライエッチング装置、酸化膜ドライエッチング装置、原子層堆積装置、プラズマアッシャー、走査電子顕微鏡

【実験方法】 本研究にて試作する熱電素子テスト構造を Fig. 1 に示す。弊社にて形成した n+poly Si ピラー構造のアレイに対して NIMS で埋め込み、平坦化、エ

ッチバック、配線形成の開発を実施した。埋め込み・平坦化は SOG (ポリシラザン)をスピコートすることで構造体の隙間を充填することが可能で、平坦化は SOG の厚膜化、もしくは多層塗布で達成可能である。接合部分となるピラー先端は平坦化された SOG を多目的ドライエッチング装置でエッチバックすることで露出させた。平坦化性能のパターン密度依存性やエッチバック制御性の観点からプロセスフローを最適化することで、熱電素子の構造が形成できる見込みを得た。(Fig. 2)

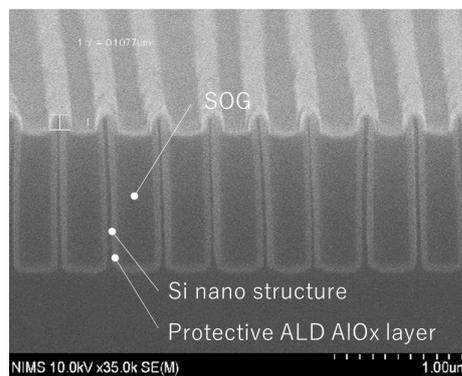


Fig.2 SOG filled Si nano structure after etch back

## 3. 結果と考察(Results and Discussion)

NIMS の技術代行により試作工程の開発は現在も継続中であるが、難度が高い微細接合形成の目途をつけることができた。NIMS 大里氏をはじめとする NIMS 技術スタッフのご協力に感謝します。

## 4. その他・特記事項(Others)

・参考文献 : [1] I. Chowdhury, et.al., Nature Nanotech 4, 235-238 (2009)

[2] M. Tomita, et.al., Symposium on VLSI Technology, Digest of technical papers, pp. 93-94, (2018).

## 5. 論文・学会発表(Publication/Presentation) なし

## 6. 関連特許(Patent) なし