

課題番号 : F-20-KT-0134
利用形態 : 技術代行、機器利用
利用課題名(日本語) : チップ TSV (1)
Program Title (English) : TSV for Chip Level Application (1)
利用者名(日本語) : 山本隆一郎
Username (English) : R. Yamamoto
所属名(日本語) : 日本 MEMS 株式会社
Affiliation (English) : Japan MEMS Co. Limited
キーワード/Keyword : リソグラフィ・露光・描画装置、膜加工・エッチング、形状・形態観察

1. 概要(Summary)

搭載チップとウェハの表面がほぼフラットの状態に収まるトレンチパターンにチップを格納して、レジスト塗布、一括露光を試行したが微妙な位置ズレにより高歩留りが期待できず、位置合わせ精度をあげる必要から一括露光に代わり、マスクレスのチップ毎の目合わせ方式に変更して作業を進めている。チップ裏面からの TSV のビア形成用ドライエッチングの条件出しを行い、アスペクト比 7 で深さ約 300 μm の TSV の目標に近い結果が得られた。

2. 実験(Experimental)

【利用した主な装置】

高速マスクレス露光装置

【実験方法】

位置出し用トレンチパターン凹部にワーク対象のチップを搭載し、フォトレジスト塗布、マスクレス露光装置にてチップ毎の目合わせを行い、微妙なチップ毎の位置ズレを吸収、露光して TSV パターンを形成した。レジストマスクにて DRIE 装置(オーバーホール中のため別施設での装置を利用)にてエッチングを行った。

3. 結果と考察(Results and Discussion)

Fig. 1 にビアの断面 SEM 写真を示す。深さは 220 μm であった。しかしながら、今回採用したチップ毎の露光は当初からの計画ではなかった為、最適な目合わせマークが事前に検討できておらず、今後の課題として残った。

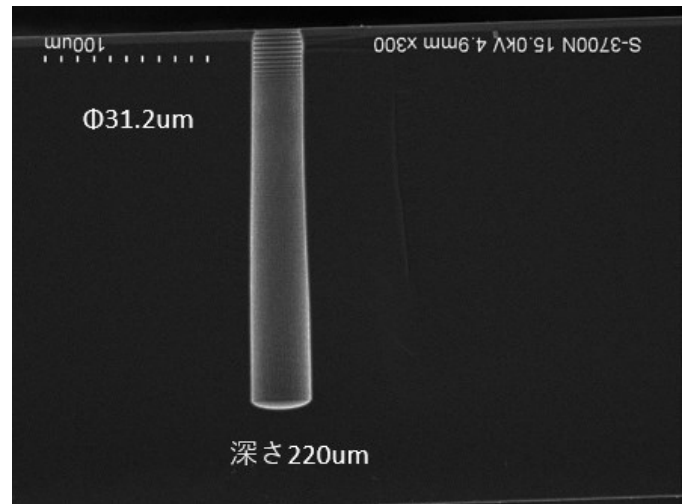


Fig.1 SEM image of Via fabricated by DRIE.
The depth is 220 μm .

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし