

課題番号 : F-20-KT-0041
利用形態 : 技術代行、機器利用
利用課題名(日本語) : シリコン基板のエッチング加工検証
Program Title (English) : Optimization of etching process for Si substrate
利用者名(日本語) : 今泉伸治
Username (English) : Shinji Imaizumi
所属名(日本語) : ソニー株式会社
Affiliation (English) : Sony Corporation
キーワード/Keyword : 膜加工・エッチング、N&MEMS、ボッシュプロセス

1. 概要(Summary)

本報告書では、京都大学ナノテクノロジーハブ拠点にて検証した Si 基板加工プロセス検討内容について報告する。特に深堀ドライエッチング装置を用いたシリコン基板中の貫通孔形成検討結果について報告する。

2. 実験(Experimental)

【利用した主な装置】

レーザー直接描画装置、両面マスクアライナー、電子線蒸着装置、深堀りドライエッチング装置、ダイシングソー

【実験方法】

まず、両面鏡研磨面加工された Si 基板を準備し、電子線蒸着装置を用いて、Cr 蒸着層(膜厚:100 nm)を形成した。その後、ポジティブタイプのフォトリソをスピニングによって被覆し(膜厚:7 μm)、マスクアライナーを用いて露光処理を行い、Si 上に貫通孔パターン現像処理を行った。次に、試料を Cr エッチャントに浸漬させ Cr エッチングを行い、貫通孔パターンマスクを形成した。

さらに、深堀ドライエッチング装置で、ボッシュプロセスによって Si の異方性エッチング(RIE: Reactive Ion Etching)を行った。RIE 後、ダイシングソーを用いてチップ形状に各自切断した。最終的にレジストおよび Cr 層の除去を行って、Si 基板チップを取り出した。

3. 結果と考察(Results and Discussion)

試作した Si 基板チップの表面(Cr マスク側)と裏面の拡大顕微鏡画像を Fig. 1 に示す。Fig. 1 を見ると表面と裏面間で大きな孔径差が見られ、特に裏面にはエッチャントガスの回り込みによってノッチが形成されていることが確認された。この要因として、エッチング終盤に生じる基板底側へのチャージアップが発生したことによってエッチ

ャントガスの壁面への回り込みが誘因されたと想定される。今後は導電性サポート基板の採用や、ノッチ低減プロセス条件の最適化、マスク層構造の工夫、犠牲エッチング層の形成条件の最適化など種々のデザインの工夫が必要となる。

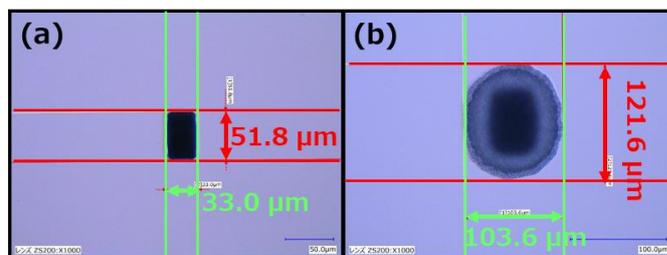


Fig. 1 Microscope images of Si chip with etching hole (a)etching hole from mask-side, (b)etching hole from back-side.

4. その他・特記事項(Others)

・謝辞: 施設管理者、技術代行担当者としてご支援頂いた、佐藤政司様、瀬戸弘之様をはじめ、京都大学ナノテクノロジーハブ拠点の施設担当者皆様に深く感謝致します。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。