

課題番号 : F-20-IT-0030
利用形態 : 機器利用
利用課題名(日本語) : 貴金属触媒エッチングを用いた縦型薄膜トランジスタの作製
Program Title (English) : Fabrication of vertical thin film transistors with metal-assisted chemical etching.
利用者名(日本語) : 下方駿佑
Username (English) : Shunsuke Shitakata
所属名(日本語) : 慶應義塾大学大学院 理工学研究科 基礎理工学専攻 物理情報専修
Affiliation (English) : School of Fundamental Science and Technology, Keio University
キーワード/Keyword : 成膜・膜堆積, ナノエレクトロニクス, 化学気相成長, N&MEMS

1. 概要(Summary)

縦型トランジスタの作製では、絶縁膜、保護膜を任意の膜厚にエッチバックすることが必要となる[1]。本研究では、絶縁膜、保護膜に CVD 成膜された SiO₂ を利用する。

今回 SiO₂ エッチバックの実験準備のため、東京工業大学のプラズマ CVD 装置を利用し、SiO₂ 成膜を行った。

2. 実験(Experimental)

【利用した主な装置】

プラズマ CVD 装置

【実験方法】

プラズマ CVD 装置を用いて、シリコン基板上に SiO₂ を成膜した。CVD は O₂ 流量 100 sccm, TEOS 2 sccm, 圧力 120 Pa, 温度 250°C, RF パワー 250 W, 成膜時間 12 分の条件で行った。

成膜後エリプソメータを用い SiO₂ の膜厚を求めた。

3. 結果と考察(Results and Discussion)

以下に CVD 成膜後の試料の写真を示す。

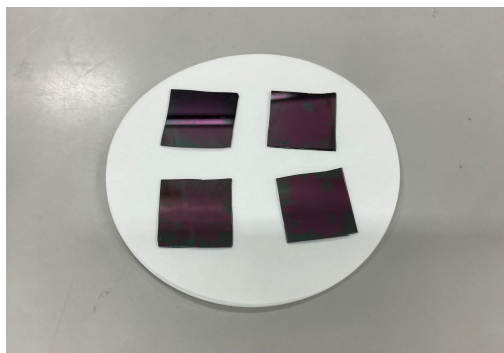


Figure 1 Samples after CVD deposition

試料は紫色に写っている。光の干渉色が現れていることより、シリコン基板上に SiO₂ 膜が成膜されたと考えられる。

以下に、エリプソメータで測定した SiO₂ 膜厚を示す。

Table 1 SiO₂ thickness deposited by CVD

Sample number	SiO ₂ thickness [nm]
1	880
2	904
3	848
4	889

約 900 nm の SiO₂ 膜が成膜されていることが確認できた。

今後成膜された SiO₂ を用いてエッチングの実験を行う。

4. その他・特記事項(Others)

・参考文献: [1] B. Yang, *et al.*, IEEE Electron Device Lett., **29**, 791 (2008).

・宮本恭幸様, 庄司雄哉様(東京工業大学)に感謝いたします。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。