

課題番号 : F-20-AT-0132
利用形態 : 機器利用
利用課題名(日本語) : 分光エリプソメーターによる Si 基板上 SiO₂ 膜の膜厚測定
Program Title (English) : Measurement of SiO₂ film thickness on Si-wafer using spectroscopic ellipsometry
利用者名(日本語) : 元田総一郎
Username (English) : S. Motoda
所属名(日本語) : 明電ナノプロセス・イノベーション株式会社
Affiliation (English) : Meiden Nanoprocess Innovations, Inc.
キーワード/Keyword : ALD、成膜・膜堆積、高純度オゾン

1. 概要(Summary)

SiO₂ 膜は半導体デバイス等でよく利用される膜の一種である。我々は、高純度オゾンガス(~100 %O₃)とエチレン(C₂H₄)ガスの反応による OH ラジカル生成技術[1]により絶縁膜や保護膜として多用される SiO₂ 膜を低温で CVD 成膜する技術を開発している。低温成膜で更に膜質を高めるため、本成膜技術を ALD に拡張し SiO₂ 膜成膜を試みた。本報告では成膜された SiO₂ 膜の成長速度(growth per cycle (GPC))を分光エリプソメーターにて評価した事例を述べる。

2. 実験(Experimental)

【利用した主な装置】

分光エリプソメータ

【実験方法】

高純度オゾンガス、エチレンガスおよび Si 系プリカーサーの 3DMAS ガスを交互に供給することにより構成した ALD プロセスを適用し、基板温度 30°C、100°C、150°C にて Si 基板上に SiO₂ 膜を成膜した。高純度オゾンガスとエチレンガスを同時に供給することで OH ラジカルが基板に供給が可能となり、基板表面に付着した 3DMAS を低温でも分解反応が可能となるため、低温にて ALD が可能となる。

SiO₂ 膜を成膜した後、分光エリプソメーターで膜厚を測定し、ALD プロセスサイクル数と膜厚との関係から GPC を算出した。

3. 結果と考察(Results and Discussion)

Fig. 1 に示すのは分光エリプソメーターにより測定された膜厚から算出した基板温度と GPC の関係である。なお、いずれの基板温度条件においても、膜厚 10 nm 程度となる ALD プロセスサイクル数の成膜を実施し、膜厚は分

光エリプソメーターにおいて評価をした。エリプソ測定データから SiO₂ の膜厚を求める計算モデルは、SiO₂/Si の積層構造に対し Si 層の光学特性は装置内の文献値を使用し、SiO₂ 膜については光学特性および膜厚をフィッティングパラメーターとして計算した。一方、SiO₂ 膜厚については、別途断面 SEM 観察において膜厚値を確認し、上記で得た膜厚値と差異が小さいことを確認している。Fig. 1 から基板温度 30°C でも ALD が可能であることが確認できた。成膜温度 30°C での GPC は 0.077 nm/cycle であり、成膜温度上昇により GPC が低下した。これは 3DMAS が基板温度上昇に伴い基板表面への吸着確率低下のため、高温では 3DMAS 吸着量が減少したためと考えられる。このことから、基板温度だけでなく 3DMAS の供給量でも GPC が変化することが示唆される。

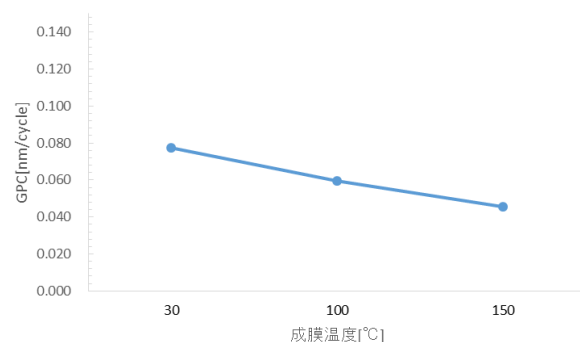


Fig. 1 Substrate temperature dependence of GPC at SiO₂ film on Si substrate.

4. その他・特記事項(Others)

[1] 亀田直人 他、表面と真空 **62(7)**, 433-438 (2019)

・共同研究者:産総研 野中秀彦様・中村健様

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。