

課題番号 : F-20-AT-0102
利用形態 : 技術代行
利用課題名(日本語) : 金埋め込み電極作製に向けた高アスペクト比トレンチ内における薄膜成膜
Program Title (English) : Thin film deposition in high aspect ratio trench for gold electrode fabrication
利用者名(日本語) : 水島彩子, 三田吉郎
Username (English) : A. Mizushima, Y. Mita
所属名(日本語) : 東京大学大学院工学系研究科電気系工学専攻
Affiliation (English) : Electrical Engineering and Information Systems, The University of Tokyo
キーワード/Keyword : 成膜・膜堆積、ALD、MEMS、電解メッキ

1. 概要(Summary)

MEMS 電極作製において、シリコン基板に形成した深掘りトレンチを金で埋め込んだデバイスのプロセス確立が求められている。今回、絶縁膜である SiO_2 、および金メッキのシード層として Ru の成膜が ALD により行うことができた。高アスペクト比のトレンチ内にコンフォーマルな成膜が行えたことで、その後トレンチ埋め込みの Au 電解メッキが可能となることが確認できた。

2. 実験(Experimental)

【利用した主な装置】

原子層堆積装置[FlexAL]

【実験方法】

100 μm 厚のシリコン基板に幅 10 μm のパターンを電子線描画装置でレジストパターンを作製し、DRIE によって貫通トレンチ構造を作製した。このサンプルにプラズマ ALD 法を用いて SiO_2 (20 nm) を成膜し、その上に TiN (5 nm) の後、Ru (20 nm) を成膜した。その後 Ru 層をシード層とした金の電解メッキを行った。

3. 結果と考察(Results and Discussion)

Ru をシード層とした金の電解メッキで貫通トレンチの埋め戻しを行った。メッキ後の断面 SEM 写真を Fig. 1 に示す。高アスペクト比のトレンチ内で金メッキ膜が均一に成長しており、Ru 膜がコンフォーマルに成膜できているためと考えられる。

課題としては、Ru 成膜の不安定さが残る。本件の MEMS 電極では絶縁層として SiO_2 層を成膜し、その上に Ru の成膜を行っているが、 SiO_2 からの連続成膜は Ru が成膜されていないことがあった。現在は SiO_2 後に取り出し、Ru のプレデポを行っているが、時々 Ru が酸化され、

RuO_x となっている事例が見られている。ルテニウムは酸化膜となっても導電体であるため、金の埋め込みメッキは可能であった。ただし、電気抵抗は一桁高くなるため、そのことを盛り込んだ条件出しが必要となる。

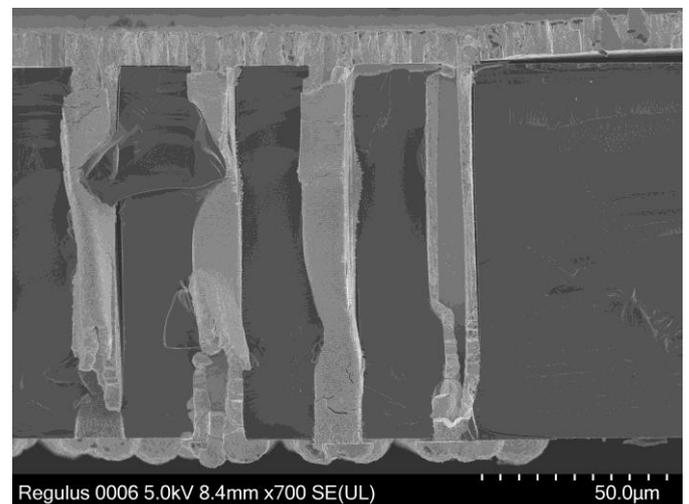


Fig. 1 Cross section SEM image after gold electroplating in trenches.

4. その他・特記事項(Others)

・他の機関の利用: 東京大学

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。