

課題番号 : F-20-AT-0099
 利用形態 : 機器利用
 利用課題名(日本語) : 平面型グラフェン電子源の作製
 Program Title (English) : Fabrication of Graphene-oxide-semiconductor planar-type electron source
 利用者名(日本語) : 松本直之^{1,2)}
 Username (English) : N. Matsumoto^{1,2)}
 所属名(日本語) : 1) 横浜国立大学大学院 理工学府 機械・材料・海洋系工学専攻, 2) 産業技術総合研究所
 Affiliation (English) : 1) Department of Mechanical Engineering, Materials Science, and Ocean Engineering, Yokohama National University, 2) AIST.
 キーワード/Keyword : リソグラフィ・露光・描画装置、MOS、グラフェン

1. 概要(Summary)

近年、地球軌道上での軌道遷移や軌道維持を目的としてイオンスラスタを搭載した超小型衛星が出現し始めている。イオンスラスタは超小型衛星に搭載可能な推進器の1つであり、その運転には中和器からの電子放出による正イオンビームの中和が必要となる。平面型グラフェン電子源(GOS: Graphene-Oxide-Semiconductor)は、MOSの上部電極にグラフェンを用いたデバイスであり、電子放出にプラズマ生成が不要で、低電圧・高電子電流密度を提供可能であるという点から超小型衛星に搭載する中和器として有望だ。本研究では、ナノプロセッシング施設のマスクレス露光装置を利用して平面型グラフェン電子源を作製し、その特性の評価を行った。

2. 実験(Experimental)

【利用した主な装置】

マスクレス露光装置、単波長エリプソメータ

【実験方法】

Fig. 1 に平面型グラフェン電子源の概略図とその測定回路を示す。BHFによるエッチングで10 μm角の電子放出エリアを作り、950 °Cのドライ熱酸化によりSiウェハの表面に約10 nmのSiO₂層を成膜した。その上にプラズマCVD法によって、グラフェンを直接成膜した。最後にグラフェンへの導通を取るための電極として、TiとNiを電子ビーム蒸着法で蒸着した。電子放出エリア等のパターンの露光をマスクレス露光装置で行い、ドライ熱酸化で成膜したSiO₂層の膜厚測定には単波長エリプソメータを用いた。

完成した素子について、真空チャンバー内でゲート電圧V_Gに対する放出電子電流I_A、全電流I_Cを測定し、性能の評価を行った。

3. 結果と考察(Results and Discussion)

Fig. 2 に完成した素子の光学顕微鏡画像を示す。設計通りに素子が作製されたことが確認できる。また、素子に電圧を印加したところ、電子放出が確認できた。今後は、地球低軌道利用を考える上で課題となる寿命や原子状酸素耐性の向上に取り組む予定である。

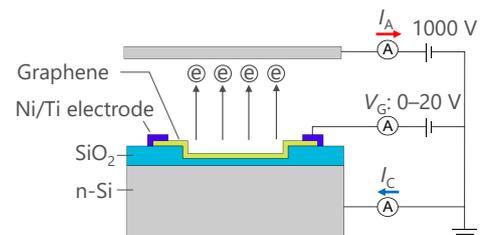


Fig. 1 GOS and its measurement circuit.

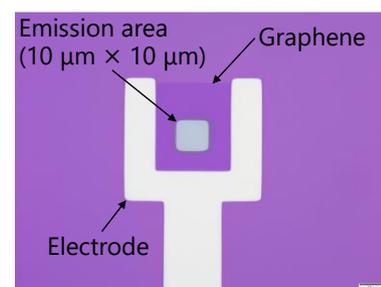


Fig. 2 Photo of GOS taken with an optical microscope.

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

(1) 松本直之, 村上勝久, 長尾昌善, 鷹尾祥典, 第64回宇宙科学技術連合講演会, 令和2年10月27日~30日

6. 関連特許(Patent)

なし。