

課題番号 : F-20-AT-0072
利用形態 : 機器利用
利用課題名(日本語) : GaAs 基板への高アスペクト比のスルービアの形成
Program Title (English) : The formation of high aspect ratio through vias into GaAs substrates
利用者名(日本語) : 樋口貴史, 宇佐美浩之
Username (English) : T. Higuchi, H. Usami
所属名(日本語) : 富士ゼロックス 株式会社
Affiliation (English) : Fuji Xerox Co.,Ltd.
キーワード/Keyword : 膜加工・エッチング、GaAs、Resin、Deep Etching

1. 概要(Summary)

光通信向けを始めとする半導体レーザーを用いた光学デバイスにおいては、その動作温度制御が重要となる。例えば、シリコン基板と異なり熱伝導度が悪い GaAs 基板を用いた HBT (Heterojunction Bipolar Transistor) デバイスでは、電極のグラウンド取得のためだけでなく、放熱性向上のためにスルービアを形成する場合もある。

光通信に使われる VCSEL (Vertical Cavity Surface Emitting LASER) の高密度実装のため、二重配線構造 VCSEL の構造形成およびビア加工を実施した。

2. 実験(Experimental)

【利用した主な装置】

化合物半導体エッチング装置(ICP-RIE)
コンタクトマスクアライナー [MJB4]

【実験方法】

二重配線構造に必要なレジストの現像条件/加熱条件出しを実施した。また二重配線上にビア加工用のレジストを塗布し、露光条件/現像条件の検討を行った。

3. 結果と考察(Results and Discussion)

Fig. 1 は現像条件/加熱条件出し後に作製した 16ch 対応二重配線構造 VCSEL の上面図である。上下の配線が現像後のリフトオフで剥離することなく作製することができた。

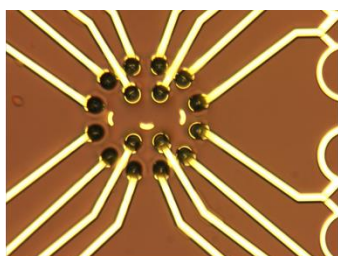


Fig. 1 Double wiring structure VCSEL.

二重配線を形成した後にビア加工を実施するため、レジストの現像条件出しを実施した。露光条件は昨年度の共通電極構造時の条件を使用した。Fig. 2 は最適な現像条件でビア加工用レジストを形成し、実際にビア加工した VCSEL 上面図である。

設計通りにビアが空いている事を確認し、懸念事項であったビア加工用レジスト剥離後の配線剥がれもなく、二重配線スルービア VCSEL を作製することができた。しかしながら部分的に層間膜剥がれが発生しているため層間膜形成条件の見直しを行う。今後は、ビアに電極を形成し動作確認を実施する予定。

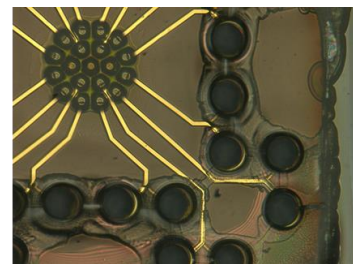


Fig. 2 Double wiring VCSEL after etching.

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。