

課題番号 : F-19-YA-0032  
 利用形態 : 技術代行  
 利用課題名(日本語) : GeAu 同時蒸着金誘起層交換成長法で作製した結晶性 Ge 薄膜の電気伝導特性  
 Program Title (English) : Electrical properties of crystalline Ge layers prepared by GeAu-codeposited GIC method  
 利用者名(日本語) : 笠原健司、眞砂卓史  
 Username (English) : K. Kasahara, T. Manago  
 所属名(日本語) : 福岡大学 理学部 物理科学科  
 Affiliation (English) : Department of Applied Physics, Fukuoka University  
 キーワード/Keyword : リソグラフィ・露光・描画装置、Ge の低温結晶成長、ホール効果

## 1. 概要(Summary)

これまでに、我々は金誘起層交換成長(GIC)法により、250 ~ 300 °C という低温で、ガラスやプラスチック基板の上に(111)配向した大粒径(~1 mm)の結晶 Ge 薄膜を形成することに成功しており[1]、それを用いた薄膜トランジスタの作製および動作にも成功している[2]。最近、我々は同時蒸着で形成した GeAu 層を用いることで作製プロセスの大幅な簡素化に成功した。本研究ではこの手法で作製した結晶 Ge 薄膜をフォトリソグラフィーでホールバーに加工し、その電気伝導特性を評価した。

## 2. 実験(Experimental)

### 【利用した主な装置】

電子線描画装置(50 kV)

### 【実験方法】

結晶 Ge 薄膜をホールバーに加工するためのフォトマスクを、電子線描画装置を用いて技術代行により作製した。フォトリソグラフィーと Ar<sup>+</sup>イオンミリングにより Fig. 1 のようなホールバーを形成し、電流-電圧特性およびホール効果測定により、結晶 Ge 薄膜の電気伝導特性を評価した。

## 3. 結果と考察(Results and Discussion)

Fig. 2 は、結晶 Ge 薄膜のホール電圧の印加磁場依存性である。右上がりのグラフになっており、伝導キャリアが正孔あることを示唆している。グラフの傾きから正孔密度  $n_p$  を算出すると、 $n_p = 1.0 \times 10^{19} \text{ cm}^{-3}$  という値が得られた。また、抵抗率と正孔密度から正孔移動度  $\mu_p$  を算出したところ  $\mu_p = 57 \text{ cm}^2/\text{Vs}$  という値を得た。この値は、従来の GIC 法で作製した結晶 Ge 薄膜の  $\mu_p$  と比べて 1/4 程度であり、結晶粒界や残留 Au 原子の影響の増大が懸念される。今後は、Ge 結晶粒の大粒径化や残留 Au 原子の低減を試み、結晶 Ge 薄膜の電気伝導特性の改善に取り組む予定である。

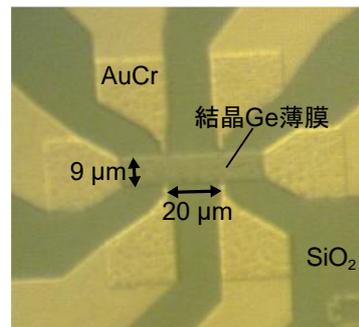


Fig. 1 作製した結晶 Ge 薄膜ホールバーの写真

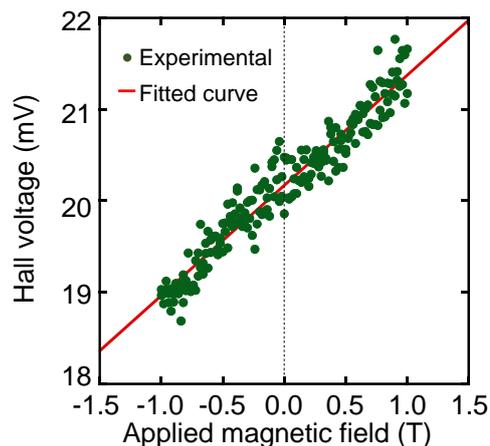


Fig. 2 結晶 Ge 薄膜のホール電圧の磁場依存性

## 4. その他・特記事項(Others)

参考文献:

- [1] H. Higashi, *et al.*, Appl. Phys. Lett. **106**, 041902 (2014).
- [2] K. Kasahara, *et al.*, Appl. Phys. Lett. **107**, 142102 (2015).

## 5. 論文・学会発表(Publication/Presentation)

梶昂輝, 笠原健司, 眞砂卓史: GeAu 同時蒸着膜金誘起層交換成長法で作製した Ge 薄膜の電気伝導特性, 2019年度応用物理学会九州支部学術講演会, 23Cp-5, 2019年11月.

## 6. 関連特許(Patent)

なし。