

課題番号 : F-19-WS-0030
 利用形態 : 機器利用
 利用課題名(日本語) : トレンチ構造を持つ縦型二次元正孔ガスダイヤモンド MOSFET の作製
 Program Title (English) : Fabrication of vertical-type two-dimensional hole gas diamond MOSFET
 利用者名(日本語) : 岩瀧雅幸
 Username (English) : M. Iwataki
 所属名(日本語) : 早稲田大学理工学術院
 Affiliation (English) : School of Science and engineering, Waseda University
 キーワード/Keyword : 電気計測、ダイヤモンド、縦型デバイス、MOSFET、トレンチ

1. 概要(Summary)

低炭素社会実現に向けたパワーデバイス向上のため、パワーFET の開発が求められている。ダイヤモンドは優れた物性値及び基板面方位に依らず高密度な二次元正孔ガス(2DHG)を形成可能なことから、縦型 p チャネルパワーFET への展開が期待される。そこで、基板上にトレンチ(溝)を形成した縦型2DHG ダイヤモンド MOSFET を作製し、次世代パワーデバイスの作製を試みる。

2. 実験(Experimental)

【利用した主な装置】

高耐圧デバイス測定装置, 両面マスクアライナ, イオンビームスパッタ装置, FE-SEM

【実験方法】

p+ダイヤモンド基板上に CVD 法による窒素ドーブ層エピタキシャル成長を行い、リークブロック層を形成。その後、酸素プラズマによる反応性エッチングを行い、幅 2 μm 深さ~4 μm の微細トレンチを形成する。基板表面にソース電極を形成後、チャンネル領域と素子分離領域をそれぞれ水素終端、酸素終端化を行う。高温 ALD 法による Al_2O_3 絶縁膜形成後、ドレイン・ゲート電極を形成し、デバイス特性を評価する。

3. 結果と考察(Results and Discussion)

作製したデバイスの概略図及び断面 SEM 像を Fig. 1 に示す。

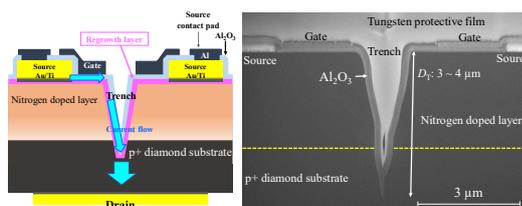


Fig. 1 Vertical-type 2DHG Diamond MOSFET images.

微細トレンチの形成及びオーバーラップ構造を SEM 像

にて確認し、ALD- Al_2O_3 膜のトレンチ底での形成を確認した。次にデバイス特性の評価を行う。Fig. 2 に作製したデバイスのドレイン電圧(V_{DS}): 0~-50 V における I_{DS} - V_{DS} 特性を示す。 $V_{DS}=-10$ V において、特定オン抵抗 3.5 $\text{m}\Omega\text{cm}^2$ を達成し、縦型ダイヤモンド FET において最小のオン抵抗を実現した。低損失化に向けて FET の低抵抗化を確認し、他のワイドバンドギャップ半導体デバイスに匹敵するオン抵抗を達成した。また、 $V_{DS}=-50\text{V}$ において、9000 A/cm^2 の大電流密度を達成し、低抵抗化と大電流化を実現した。一方、絶縁破壊電圧は約-300 V 程度となり、今後パワーデバイス応用に向けて更なる高耐圧化が必要になる結果となった。

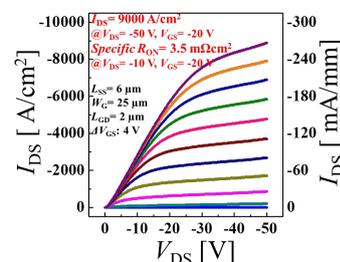


Fig. 2 I_{DS} - V_{DS} characteristics at $V_{DS}=0$ up to -50 V.

4. その他・特記事項(Others)

・参考文献: N.Oi, H Kawarada et al., *Sci.Rep.*, vol. 8, 2018, 10.1038/s41598-018-28837-5

・関連文献

- TWHM2019 @ Toyama
- M. Iwataki, H. Kawarada et al., *IEEE Electron Device Letters*, 2019, doi: 10.1109/LED.2019.2953693

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent) なし