

課題番号 : F-19-UT-0103
利用形態 : 機器利用
利用課題名(日本語) : サブマイクロ構造光学素子の試作
Program Title (English) : Manufacturing an optical element with sub-micro structures
利用者名(日本語) : 吉川政樹, 小西浩
Username (English) : S. Yoshikawa, H. Konishi
所属名(日本語) : 株式会社栃木ニコン
Affiliation (English) : Tochigi Nikon corporation
キーワード/Keyword : リソグラフィ・露光・描画装置、成膜・膜堆積、膜加工・エッチング、フォトニクス

1. 概要(Summary)

サブマイクロ以下のサイズを有する構造体を利用した光学素子がいくつか提案されている。我々も周期構造を有する光学素子の試作を計画している。

まずは、光学素子の原理機能検証を行うため、素子製作に必要な製造装置の検討及び基礎データの取得を実施した。構造体を構成する a-Si は東北大学西澤潤一記念研究センターの住友精密製 PECVD 装置、リソグラフィ以降、素子完成までは、東京大学のナノテクプラットフォーム設備を利用し、サブマイクロ構造光学素子製作の検証を行った。一部自社の設備、プロセスも適用した。

2. 実験(Experimental)

【利用した主な装置】

超高速大面積電子線描画装置、高速シリコン深掘りエッチング装置、電子顕微鏡

【実験方法】

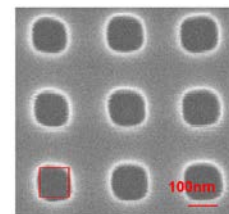
4 インチ石英基板上に、東北大学の PECVD 装置を利用して a-Si を、膜厚約 800 nm 成膜した。モノシラン;5 sccm, Ar;500 sccm, 圧力 130 Pa, RF パワー 100 W, 上下部電極温度は 200°Cにて実施した。

次に、東京大学の設備にて、日本ゼオン製電子線レジスト ZEP520A を膜厚約 300 nm 積層し、180°Cプリベーク後 F-7000S-VD02 を利用して、線幅 100~200 nm、ピッチ約 300 nm 前後のホール構造を描画し、現像処理を経て、パターンが完成した。基板が石英のため、導電化処理を予め施した。

ホール面に、自社設備にて Al を約 50 nm スパッタリング成膜し、日本ゼオン製 ZDMAC に浸漬及び US 印加しながら、Al をリフトオフにてピラーパターンを形成した。

最後に、Al マスクを介して、住友精密製 MUC21 を利用して、a-Si 膜をドライエッチ加工した。

3. 結果と考察(Results and Discussion)




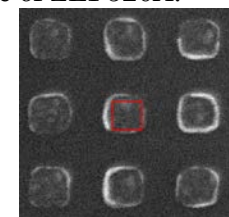
設計サイズ 

Fig. 1 SEM image the surface of ZEP520A.




設計サイズ 

Fig. 2 SEM image of the Al pattern surface.

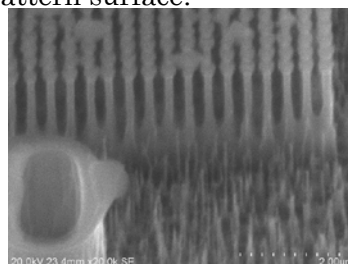


Fig. 3 SEM image of the dry-etched a-Si surface.

パターン現像後の SEM 像を Fig. 1、リフトオフ後の Al パターンを Fig. 2、さらに Si をドライエッチングした表面 SEM 像を Fig. 3 に示す。Al パターンまでは十分解像し、所望のパターンが得られたが、エッチング後は、Si 表面が荒れいわゆるブラック Si 形成がされた。またエッチング底面でのピラー垂直性が乏しいことから、さらなるプロセス改善が必要である。また、レジストを使ったマスク及びリフトオフではなく、Al マスクを直接ドライプロセスで加工する手法も検討する予定である。

4. その他・特記事項(Others)

・その他の機関: 東北大学 (F-18-TU-0133)

5. 論文・学会発表 (Publication/Presentation)

なし

6. 関連特許 (Patent)

なし