

課題番号 : F-19-UT-0051
 利用形態 : 機器利用
 利用課題名(日本語) : P(VDF-TrFE)薄膜と CMOS のモノリシック構造による高感度超音波トランスデューサ
 Program Title (English) : Monolithic Integration of P(VDF-TrFE) Thin Film on CMOS for high-sensitive Ultrasonic Transducers
 利用者名(日本語) : 鈴木謙次¹⁾, 中山雄太¹⁾²⁾, 清水直紀¹⁾
 Username (English) : Kenji Suzuki¹⁾, Yuta Nakayama¹⁾²⁾, Naoki Shimizu¹⁾
 所属名(日本語) : 1) コニカミノルタ株式会社, 2) 東京大学大学院工学系研究科
 Affiliation (English) : 1) Konica Minolta, Inc., 2) The Univ. of Tokyo
 キーワード/Keyword : 圧電薄膜、超音波、MEMS、リソグラフィ・露光・描画装置、膜加工・エッチング

1. 概要(Summary)

超音波イメージング用トランスデューサの高性能化のため、従来の圧電セラミクスに代え、有機圧電薄膜による受信高感度を検討した。CMOS 上に P(VDF-TrFE)薄膜を直接製膜することで配線寄生容量を最小化し、CMOS と素子静電容量を整合した 190 μ m \times 190 μ m、16 \times 4 chs、pitch 200 μ m の 20 MHz 超音波トランスデューサアレイを試作した。結果、従来の圧電セラミクスを用いたトランスデューサと比較し、高感度かつ広帯域な受信特性を得ることができた。

2. 実験(Experimental)

【利用した主な装置】

光リソグラフィ装置 MA-6、LL 式高密度汎用スパッタリング、塩素系 ICP エッチング装置

【実験方法】

スピコート法により P(VDF-TrFE)を CMOS 上に膜厚 4.5 μ m 成膜する。P(VDF-TrFE)上に、スパッタにより上部電極 Au を 100 nm 成膜する。Ar ドライエッチングにて Au をパターンニングしトランスデューサアレイを作製。Al 線でワイヤーボンディング後、P(VDF-TrFE)を分極処理。距離 10mm に配置した平面波水中音源を 2-20MHz の Sin バースト駆動し、CMOS アンプ出力より受信音響感度を測定する。

3. 結果と考察(Results and Discussion)

作製したデバイス写真を Fig. 1 に示す。測定した水中の音響受信感度を Fig. 2 に示す。作製したトランスデューサは現行トランスデューサと比較して、10 MHz にて約 20 dB 高感度、かつ 20 MHz 以上の周波数においてもフラットな広帯域特性を示した。

4. その他・特記事項(Others)

- AMED #JP19hm0102060 の支援を受けた

- CMOS LSI は VDEC (現 d.lab)にて設計した

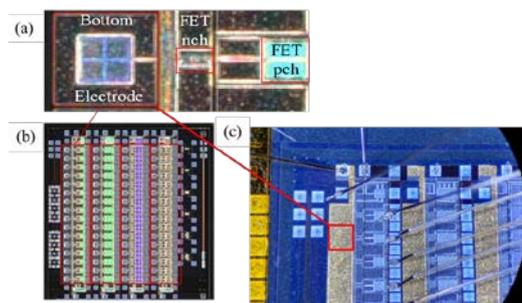


Fig. 1 P(VDF-TrFE) on CMOS transducer

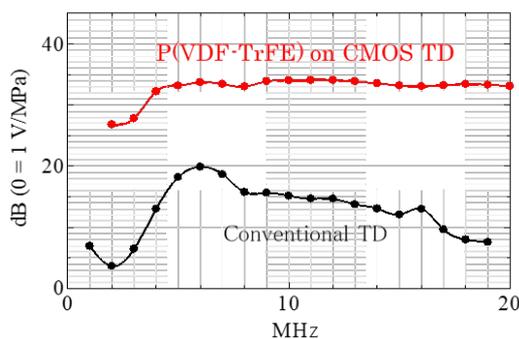


Fig. 2 Comparison of receive sensitivity

5. 論文・学会発表(Publication/Presentation)

- (1)K. Suzuki, et. al, Monolithic Integration of P(VDF-TrFE) Thin Film on CMOS for Wide-band Ultrasonic Transducer Arrays IEEE Ultrason. Symp., Oct. 2019..
- (2)中山雄太, 他, P(VDF-TrFE)薄膜と CMOS のモノリシック構造による広帯域超音波トランスデューサアレイ, 第 36 回「センサ・マイクロマシンと応用システム」シンポジウム、(優秀ポスター賞受賞)Nov. 2019
- (3)鈴木謙次,第 21 回 圧電 MEMS 研究会 Feb. 2020.

6. 関連特許(Patent) なし。