

課題番号 : F-19-UT-0134  
利用形態 : 技術代行  
利用課題名(日本語) : 光アイソレータ用 Si 導波路の検討  
Program Title (English) : A study of Si waveguides for optical isolators  
利用者名(日本語) : 中津原克己  
Username (English) : K. Nakatsuhara  
所属名(日本語) : 神奈川工科大学 工学部 電気電子情報工学科  
Affiliation (English) : Dept. of Electrical and Electronic Engineering, Kanagawa Institute of Technology  
キーワード/Keyword : 切削、ダイシング、8 インチ SOI ウェハ、微細加工、光導波路

## 1. 概要(Summary)

光アイソレータや光サーキュレータなどの光非相反素子は光の伝搬方向に対して異なる特性を示し、他の光素子と集積化することで革新的な機能を創出できる。我々は、Si 上に成膜した非晶質の Ce:YIG 膜に対してコンタクトエピタキシャル技術を適用して、集積化に適した導波路形の光非相反素子の実現を目指している。これまでに Si リブ形導波路で構成した Mach-Zehnder interferometer (MZI)内にコンタクトエピタキシャル技術を施した Ce:YIG 領域を形成し、印加磁界の極性反転による導波光の波長特性のシフトを得ることに成功している[1]。

我々の光デバイスの製作では Silicon on insulator (SOI)の上部 Si 層に導波路を形成する。一般に SOI ウェハも Si ウェハと同様に大口径化が進み、8 インチ未満の SOI ウェハの入手が非常に困難となった。我々の光デバイスの研究においても 8 インチ SOI ウェハから切り出した基板を用いて、素子製作プロセスを開始しなければならなくなり、8 インチサイズウェハのダイシング設備は重要である。

## 2. 実験(Experimental)

### 【利用した主な装置】

ステルスダイサー

### 【実験方法】

ステルスダイサーはレーザー光をサンプル内部に集光することで内部に改質層を形成し、シートエキスパンド等によりウェハからチップを分割することが出来る。ステルスダイサーDFL7340 は 8 インチウェハに対応し、SOI ウェハの表面保護処理を必要とせずに、表面からレーザー光を当てて所望の大きさの基板にダイシングすることができる。

## 3. 結果と考察(Results and Discussion)

Fig. 1 に 20 mm×15 mm のサイズにダイシングされた

SOI 基板の写真を示す。これらのダイシングされた SOI 基板上に神奈川工科大学のフォトリソプロセス等を用いて光アイソレータ用の MZI 導波路のパターンを形成した。導波路パターン形成後の SOI 基板の写真を Fig. 2 に示す。このステルスダイサーによるダイシングによって、導波路形成プロセスのアライメントに用いる基準面が得られた。現在、光非相反素子の実現のため、Si 導波路の低損失化の検討を進めている。

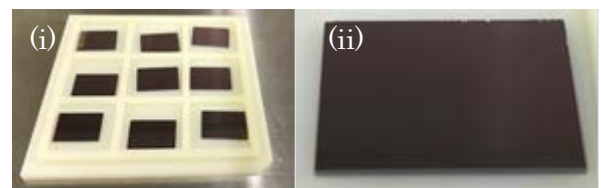


Fig. 1 Pictures of chips diced by the stealth dicer.

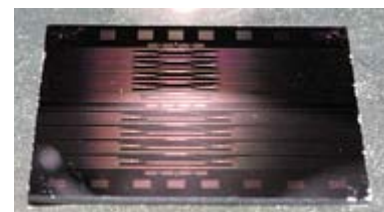


Fig. 2 A picture of the sample having fabricated MZI waveguides.

## 4. その他・特記事項(Others)

・参考文献:[1] K. Nakatsuhara, et al., MOC2019, P-37, Toyama, Japan, (2019).

・謝辞:肥後昭男様, Lebrasseur Eric 様(東京大学)に感謝します。

## 5. 論文・学会発表(Publication/Presentation)

(1) N. Katsumata, M. Hijikata, Y. Hayama, K. Nakatsuhara, Photonic Device Workshop 2019 P-(18), Tokyo, Japan, (2019).

## 6. 関連特許(Patent)

なし。