課題番号 :F-19-RO-0043

利用形態 :技術代行

利用課題名(日本語) :SIMS 分析による Ge の Cu 金属誘起固相成長のメカニズムの解明

Program Title (English) : Mechanism of Cu-MIC of Ge by Cu profile using SIMS

利用者名(日本語) :原明人

Username (English) : Akito Hara

所属名(日本語) :東北学院大学工学部電気電子工学科

Affiliation (English) : Department of Electrical and Electronic Engineering, Tohoku-Gakuin

University

キーワード/Keyword :分析、SIMS、poly-Ge

## 1. 概要(Summary)

現在フレキシブルエレクトロニクスが注目されている。フレキシブルエレクトロニクスは、薄くて柔らかく、曲げる、或いは巻くことができる電子回路技術である。フレキシブルエレクトロニクスの半導体材料として、有機物半導体や酸化物の半導体が知られている。これらの半導体は移動度が低い。そこで、Siよりも移動度が高く、融点が低いGeにがフレキシブルデバイスとして注目されている。プラスチック上でGeを形成するには非常に低い温度で多結晶化しなければならない。そこでCuを使うことによって低温で結晶化する手法(Cu-MIC)を選択している。

我々は以下の Cu-MIC の成長メカニズムを提案している。 熱処理を行うと Ge と Cu の界面で Cu<sub>3</sub>Ge 固体触媒が形成され、Cu<sub>3</sub>Ge が運動することによって運動した後に単結晶 Ge が形成される。

SIMS 分析を用い、Cu 分布の視点から成長メカニズムを検証することを目的としている。

## 2. 実験(Experimental)

## 【利用した主な装置】

二次イオン質量分析機(SIMS)

### 【実験方法】

ガラス基板上にスパッタリング装置を用いて Ge/Cu/Ge の順に層状に成膜した。それぞれの時間は 60/3/60 秒である。トータルの Ge 膜厚は 30 nm になるように設定されている。次にプラズマ CVDを用いて SiO₂の成膜を行った。熱処理時における昇華を防ぐためのキャップ層の役割である。そのサンプルに対して 300℃1h または 400℃1h の熱処理を行った。Cu の分布計測は二次イオン質量分析(SIMS 分析)を用いた。

スパッタリングにより Ge/Cu/Geの3層成膜を行っており、SIMS 分析においても3層の成分が検出されることを期待した。しかし、SIMS 分析を行うと Cu が Ge に挟まれた形式で検出されないことが明らかになった。他の分析メーカーで同様の分析したところ3層が検出された。担当者とも協議を行った結果、RNBSのSIMS分析の限界と判断し、研究を終了した。

今回の膜厚は全体で 30 nm と非常に薄いことから、このような結果になったと推測される。厚い膜に対しては、十分な分析が行えると考えられる。

# 4. その他・特記事項(Others)

なし

#### 5. 論文·学会発表(Publication/Presentation)

なし

# 6. 関連特許(Patent)

なし

#### 3. 結果と考察(Results and Discussion)