

課題番号 : F-19-NM-0057  
 利用形態 : 機器利用  
 利用課題名(日本語) : 原子層堆積法による Si-MOS の界面評価  
 Program Title(English) : Investigation of the interface of Si-MOS fabricated by atomic layer deposition  
 利用者名(日本語) : 付巍  
 Username(English) : W. Fu  
 所属名(日本語) : 筑波大学数理物質科学研究科  
 Affiliation(English) : Graduate school of Pure and Applied Sciences, Univ. of Tsukuba  
 キーワード/Keyword : エネルギー関連技術、成膜・膜堆積、Si-MOS、酸化膜、成膜方法

### 1. 概要(Summary)

NIMS 微細加工 PF の設備を利用して、原子層堆積装置(ALD system)を使い、 $Al_2O_3$  / NAOS / Si MOS 構造の界面特性に及ぼすアニール後処理の影響を調査した。アニール温度は、固定電荷と界面トラップ密度の両方に影響することがわかった。アニール後の温度が 450 °C のサンプルは、最低の界面トラップ密度( $D_{it}$ )と最長の寿命を示した。対照的に、固定電荷は再結合寿命にほとんど影響しなかった。したがって、界面再結合の減少には、界面状態の減少が重要であることが明らかになった。

### 2. 実験(Experimental)

#### 【利用した主な装置】

原子層堆積装置(ALD System)

#### 【実験方法】

筑波大学実施した内容:

- ① P 型の Si 基板の表面洗浄。
- ② 洗浄した Si 基板の上に硝酸酸化膜(NAOS)を成長。

NIMS 微細加工 PF で実施した内容:

硝酸酸化膜と熱酸化膜の上に原子層堆積法により、 $Al_2O_3$  膜をパッシベーション層として成膜した。

- 作製したサンプルは以下の通り:

Substrate	ALD	Annealing after ALD process				
		450	500	550	600	650
p-type Si	○	○	○	○	○	○

産総研において実施した内容:

少数キャリアライフタイム(QSSPC)測定

### 3. 結果と考察(Results and Discussion)

Table 1 から、アニール温度が高くなると、フラットバンド電圧シフトが増加し、固定負電荷の密度も増加することが分かった。ただし、アニール温度が高くなると、キャリ

ア寿命は短くなったことを観測できた。さらに、Fig. 1 に示すように、高い温度でのアニール処理により、深いエネルギーレベルでより高い  $D_{it}$  値が得られたことが分かった。これは、高温でキャリア寿命が短くなる理由と考えられる。そして、この高い  $D_{it}$  値について、高温により界面拡散が促進され、Al イオンが NAOS に拡散して  $SiO_2$  と反応し、 $SiO_2$  の密度が低下して、界面トラップ密度が高くなったと考えられる。

Table 1 Carrier lifetime  $\tau_{eff}$ , flatband voltage shift  $V_{FB}$ , and density of fixed charges  $Q_f$  obtained from annealed  $Al_2O_3/NAOS$  combination layer at indicated annealing temperatures.

Annealing temperature	$\tau_{eff}$ ( $\mu s$ )	$V_{FB}$ (V)	$Q_f$ $10^{12}$ ( $cm^{-2}$ )
450 °C	140	0.366	-1.2569
500 °C	81	1.71	-6.1722
650 °C	30	5.373	-18.666

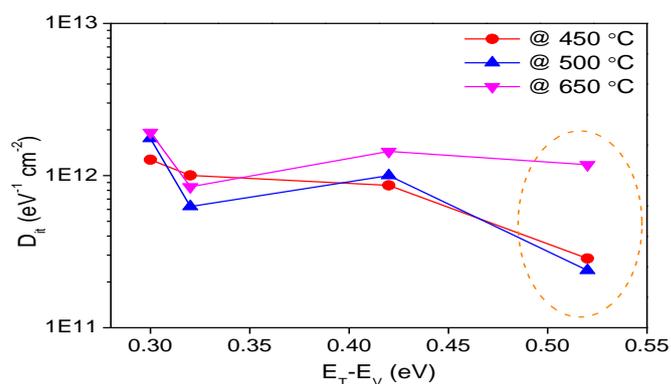


Fig. 1 Interface state density  $D_{it}$  as a function of energy position in the silicon bandgap

### 4. その他・特記事項(Others)

なし

### 5. 論文・学会発表(Publication/Presentation)

なし

### 6. 関連特許(Patent) なし