

課題番号 : F-19-NM-0009
利用形態 : 機器利用
利用課題名(日本語) : シリコン光導波路・ナノ材料ハイブリッドデバイスの作製
Program Title(English) : Fabrication Si optical waveguide and resonator
利用者名(日本語) : 中村昇馬
Username(English) : S. Nakamura
所属名(日本語) : 慶應義塾大学理工学研究科基礎理工学専攻
Affiliation(English) : Department of Science and Technology, Keio University
キーワード/Keyword : フォトニクス、リソグラフィ・露光・描画装置、エッチング、熱処理

1. 概要(Summary)

Silicon-On-Insulator (SOI)基板を用いて、Si 導波路及び共振器の作製を行った。SOI 基板に電子線リソグラフィで導波路と共振器をパターンニングしたのち、Si エッチングをすることで導波路及び共振器を形成した。

2. 実験(Experimental)

【利用した主な装置】

- ・125kV 電子ビーム描画装置
- ・シリコン深堀エッチング装置
- ・ダイシングソー
- ・プラズマアッシャー
- ・ウエハ RTA 装置
- ・多目的ドライエッチング装置

【実験方法】

SOI ウエハを用意した。SOI ウエハを1枚 20 mm 角の正方形の基板へカットした。

カットした基板をアセトンで洗浄した後、レジストをスピコートした。125kV 電子ビーム描画装置により導波路及び共振器のパターンの描画を行った。現像後、シリコン深堀エッチング装置によりシリコンのエッチングを行い、シリコンデバイスを形成し、その後にプラズマアッシャーを行った。さらに、SOG (Spin on Glass)をスピコート、アニーリングした。その後、エッチングした。最後に、ダイシングソーにより、基板の切断を行った。

3. 結果と考察(Results and Discussion)

SOGをアニーリングした後の光学顕微鏡像を Fig. 1に示す。温度を大きく上昇させすぎると Fig. 1 のように基板にクラックが生じてしまった。Fig. 1 (a) は導波路上にできたクラックであり、Fig. 1 (b) は基板端にできたクラックである。そこで、アニーリング温度の下降速度を遅くする

ことで基板にクラックが生じなくなり、導波路上にも SOG をスピコート、アニーリングを行い、成膜に成功した。

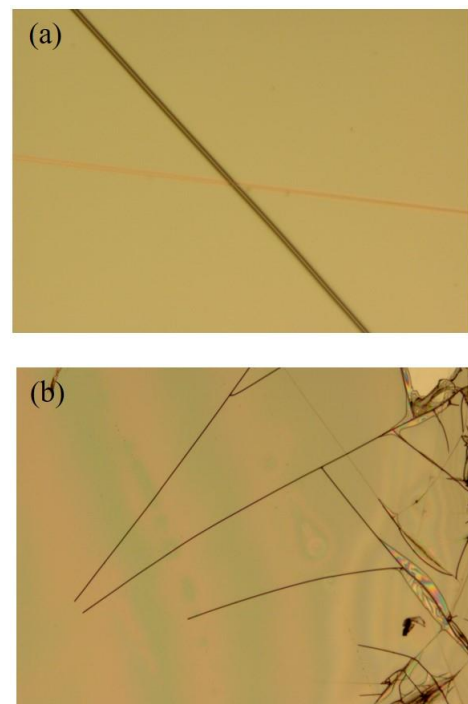


Fig. 1 optical image of cracks after annealing. (a) crack on waveguide (b) cracks at wafer's edge.

4. その他・特記事項(Others)

なし

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし