

課題番号 : F-19-AT-0156
利用形態 : 機器利用
利用課題名(日本語) : 石英基板製マイクロ流体デバイスでの抵抗加熱用途に向けた、TaN 薄膜形成と評価
Program Title (English) : Formation and evaluation of TaN thin film for resistance heating applications in fused silica substrate microfluidic devices
利用者名(日本語) : 竹内智章
Username (English) : T. Takeuchi
所属名(日本語) : 東京大学大学院工学系研究科応用化学専攻
Affiliation (English) : Department of Applied Chemistry, Graduate School of Engineering, The University of Tokyo
キーワード/Keyword : 成膜・膜堆積, 抵抗率測定, 薄膜抵抗, マイクロ流体デバイス, 窒化タンタル TaN

1. 概要(Summary)

弊研究室では、マイクロ流体デバイス材料に合成石英基板を利用することで、10–100 nm オーダーの流路(拡張ナノ流路)加工を実現し、マイクロ/拡張ナノ流体デバイスを開発してきた。流体デバイス内部での、反応制御・流体制御には温度管理が重要であり、流路内での局所的な温度管理を実現する加熱機構が必要とされている。本課題では、石英基板製マイクロ流体デバイスでの抵抗加熱用途に向けた材料として、薄膜抵抗材料で化学的安定性の高い窒化タンタル TaN に着目した。産業技術総合研究所ナノプロセス施設の設備を利用して、TaN 薄膜を作製し、その成膜レートと薄膜物性を評価した。

2. 実験(Experimental)

【利用した主な装置】

酸アルカリドラフトチャンバー、スパッタ装置(芝浦)、四探針プローブ抵抗測定装置

【実験方法】

TaN 薄膜は RF スパッタリングで成膜した。成膜条件は、過去の窒化チタン TiN の結果をもとに、Ar/N₂ 雰囲気 (Ar 8.5 sccm, N₂ 1.5 sccm)、RF パワー200 W の条件で行った。

石英基板上にフォトレジストのパターンを作製し、その上に TaN 薄膜を成膜した。成膜後、レジスト剥離剤を利用してリフトオフを行い、膜厚を触針式段差計で測定した。成膜時間はスパッタリングのプロセスタイムで定義し、5 分、10 分、20 分、30 分で成膜した。

前実験で得られた成膜レートをもとに、未加工の石英基板上に TaN 薄膜を 100 nm 成膜し、四探針プローブ抵抗測定装置を用いて電気抵抗率を測定した。

3. 結果と考察(Results and Discussion)

成膜時間と TaN 薄膜の厚みの関係を Fig. 1 に示す。TaN 薄膜の電気抵抗率は、 $1.4 \times 10^{-5} \Omega \cdot m$ であり、文献値[1]の $1.98 \times 10^{-6} \Omega \cdot m$ に比べて大きい値となった。これは、スパッタリングでの成膜であることと、成膜後のアニール処理を行わなかったことに起因すると考えられる。

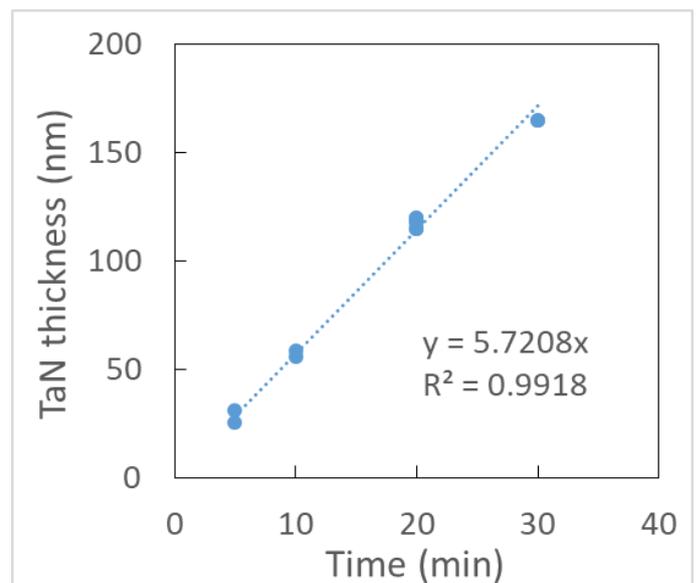


Fig. 1 TaN deposition rate.

4. その他・特記事項(Others)

[1] I. Samsonov et al., データブック高融点化合物便覧, 日ソ通信社(1977)

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。