

課題番号 : F-19-AT-0110  
 利用形態 : 技術代行  
 利用課題名(日本語) : 原子層堆積法を用いた金属成膜  
 Program Title (English) : The metal deposition by atomic layer deposition  
 利用者名(日本語) : 北村稔<sup>1)</sup>、郷富将<sup>1)</sup>、後藤高寛<sup>2)</sup>、宮本恭幸<sup>2)</sup>  
 Username (English) : M. Kitamura<sup>1)</sup>, T. Go<sup>1)</sup>, T. Gotow<sup>2)</sup>, Y. Miyamoto<sup>2)</sup>  
 所属名(日本語) : 1) 東京工業大学工学院電気電子系 2) 東京工業大学工学院  
 Affiliation (English) : 1) Department of Electrical and Electronic Engineering, School of Engineering, Tokyo Institute of Technology. 2) School of Engineering, Tokyo Institute of Technology.  
 キーワード/Keyword : 成膜・膜堆積、MOSFET、III-V族化合物半導体、マルチゲート構造、ナノシート

### 1. 概要(Summary)

再成長エピタキシャルソースと高移動度 InGaAs チャネルを有する MOSFET の研究を行ってきたことを踏まえ、ナノシート構造チャネルを持つデバイスの研究を行っている。制御性を向上させるためにチャネル部周囲をゲート金属によって覆うため、架橋構造のチャネルに対しても均一に金属を成膜する必要がある。そのため、立体構造への均一な成膜が可能な原子層堆積(ALD)法による TiN の成膜を、国立研究開発法人産業技術総合研究所ナノプロセッシング施設(NPF)の支援より試みた。

### 2. 実験(Experimental)

#### 【利用した主な装置】

原子層堆積装置[FlexAL]

#### 【実験方法】

TiN の ALD 成膜は、基板温度を 350°C とし、Ti のプリカーサとして TDMAT を使用、窒素プラズマ処理は H<sub>2</sub>/N<sub>2</sub>=7/21 sccm、リアクタ内圧力 40 mTorr、RF 出力 200 W の条件下で行った。

### 3. 結果と考察(Results and Discussion)

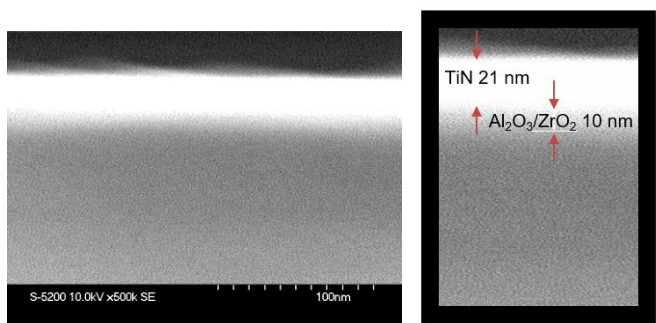


Fig. 1 Cross-sectional SEM image on Al<sub>2</sub>O<sub>3</sub>/ZrO<sub>2</sub>. (Left: Overall view, Right: Enlarged view).

これまで絶縁膜として HfO<sub>2</sub> を用いてきたが、より高い誘電率を持つ絶縁膜として ZrO<sub>2</sub> を導入した。InGaAs/Al<sub>2</sub>O<sub>3</sub>/ZrO<sub>2</sub> ダミー基板上に成膜した TiN の断面 SEM 観察を行ったところ、基板の全面において想定した通り約 20 nm 程度の成膜が確認された(Fig.1)。ZrO<sub>2</sub> においても TiN は問題なく定着することが確認できた。

Gate 電極に TiN を用いた一層の InGaAs ナノシートチャネル構造をもつ GAA 型のトランジスタ構造(Fig.2)の作製を行っている。

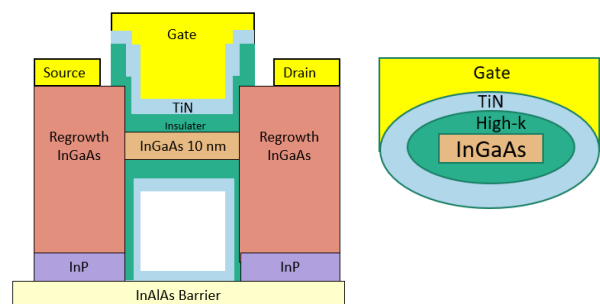


Fig. 2 Fabrication of GAA structure by ALD method.

(Left:Schematic image,Right:Channel cross section)

### 4. その他・特記事項(Others)

・科学研究費補助金:研究活動スタート支援「極低電圧動作トンネルトランジスタの高周波応用向け基礎検討」(19K21084)

・謝辞

国立研究開発法人 産業技術総合研究所 NPF の有本宏様、山崎将嗣様に感謝いたします。

### 5. 論文・学会発表(Publication/Presentation)

なし。

### 6. 関連特許(Patent)

なし。