

課題番号 : F-19-AT-0073
利用形態 : 機器利用
利用課題名(日本語) : プラズマ CVD による SiN 成膜時の面精度変化
Program Title (English) : Variation of flatness before and after SiN deposition by plasma CVD
利用者名(日本語) : 細谷成紀, 福井俊矢
Username (English) : S. Hosoya, S. Fukui
所属名(日本語) : 株式会社タムロン
Affiliation (English) : Tamron Co. Ltd.
キーワード/Keyword : リソグラフィ・露光・描画装置、成膜・膜堆積、膜加工・エッチング、形状・形態観察

1. 概要(Summary)

我々は、成形金型として用いられる無電解 Ni めっき材に対し、機能性微細構造を創成する方法として、無電解 Ni めっき表面にプラズマ CVD による SiN 成膜を行い、成膜した SiN 層にドライエッチングにより微細構造を創成するプロセスを検討している。金型として利用する場合、金型には高い平面度や面精度の確保が必要とされる。本件では、SiN 膜のプラズマ CVD 成膜工程前後の平面サンプルの面精度の変化を測定し、精度確保の可能性を確認した。

2. 実験(Experimental)

【利用した主な装置】

プラズマ CVD 薄膜堆積装置(SiN)、スパッタ装置(芝浦)

【実験方法】

まず、焼き入れした SUS 鋼に無電解 Ni めっきを 100 μm 施した基板に対し、ダイヤモンド切削にて鏡面加工を行い平面サンプルとした。平面サンプルの寸法は外径 $\phi 28\text{mm}$ 、厚み 3 mm である。これを Zygo 干渉計にて面精度測定を行った。次に平面サンプルを洗浄した後、スパッタ装置(芝浦)で、密着層として Cr 膜を厚み 20 nm 成膜した。その後、サンプルをプラズマ CVD 装置の中央に設置し、成膜温度 200 度で、SiN を厚み 2000 nm 成膜した。干渉計測定時の光学反射を得るため、Pt を 10 nm スパッタ製膜したのち、再度 Zygo 干渉計にて面精度測定を行った。

3. 結果と考察(Results and Discussion)

SiN 成膜前の面精度測定結果を Fig. 1 に、SiN 成膜と Pt 成膜後の面精度測定結果を Fig. 2 に示す。成膜前は PV 値 1.06 μm の中凸形状だったのに対し、成膜後は

PV 値 1.39 μm の中凹形状への変化がみられた。面精度変化の要因として、サンプルが厚いために外径のエッジ部で電界集中がおき、サンプル中心部と外周部で SiN 膜の膜厚差が生じたためと考える。

今後、エッチング条件変更や、治具の使用により中心、外周で膜厚差の少ない条件の探索を行う。

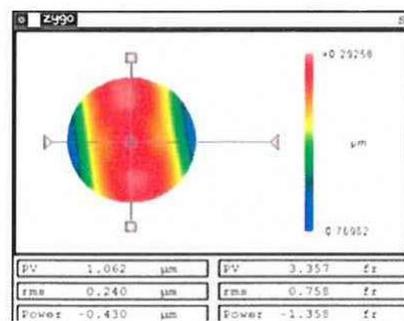


Fig. 1 Flatness of sample before CVD.

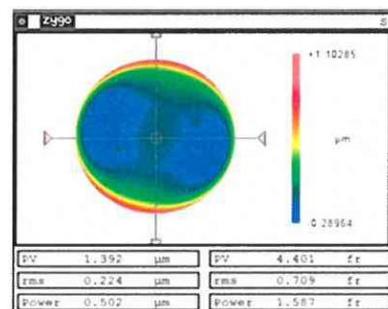


Fig. 2 Flatness of sample after CVD.

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。