

課題番号 : F-18-WS-0090  
 利用形態 : 共同研究  
 利用課題名(日本語) : 高性能ワイドバンドギャップ半導体素子および同実装技術の研究(2)  
 Program Title (English) : Development of high-performance wide-bandgap semiconductor devices and their mounting technology (2)  
 利用者名(日本語) : 平岩篤<sup>1)</sup>, 厚見賢一<sup>2)</sup>, 大久保智<sup>3)</sup>  
 Username (English) : Atsushi Hiraiwa<sup>1)</sup>, Kenichi Atsumi<sup>2)</sup>, Satoshi Okubo<sup>3)</sup>  
 所属名(日本語) : 1)名古屋大学未来材料・システム研究所, 2)早稲田大学大学院基幹理工学研究科, 3)早稲田大学電子物理システム学科  
 Affiliation (English) : 1) Inst. Mater. Sci. Syst. Sustain., Nagoya Univ. 2) School Fund. Sci. Eng., Waseda, Univ., 3) Dept. Electron. Phys. Syst., Waseda Univ.,  
 キーワード/Keyword : 電気計測、Si、原子層堆積法(ALD)、ゲート絶縁膜

### 1. 概要(Summary)

IGZO, ダイヤモンド, Ga<sub>2</sub>O<sub>3</sub> および Si を半導体基板に用い金属絶縁膜半導体(MIS)型キャパシタおよび MIS 型電界効果トランジスタ(MISFET)を作成し, その特性を測定した。また, 液体有機半導体を用い素子を作成するための基礎検討を行った。ここでは, Si を用いて得た結果について報告する。

### 2. 実験(Experimental)

#### 【利用した主な装置】

アトミックレイヤデポジション(ALD)装置, イオンビームスパッタ装置, 3 連電気炉, 低電圧・低電流測定装置。

#### 【実験方法】

p 型 Si 基板 (2-4 Ω·cm) に対して, 有機洗浄, アンモニア水・過酸化水素水混合溶液 (77°C) 洗浄を行った後, H<sub>2</sub>O を酸化剤に用いた原子層堆積法(ALD)にて Al<sub>2</sub>O<sub>3</sub> 膜を形成した (450°C, 33nm)。ついで, 金属マスクを用い Al, Ni, もしくは Au を抵抗加熱蒸着することによりゲート電極を形成した後, 裏面に対してイオンビームエッチング・Ti/Au 蒸着を順次行うことにより 3 種類の MIS 型キャパシタを作成した。なお, 比較のため, ALD-Al<sub>2</sub>O<sub>3</sub> に替え熱酸化 SiO<sub>2</sub> (1000°C, 50%O<sub>2</sub>/Ar, 33nm) を用いた試料も作成した。

### 3. 結果と考察(Results and Discussion)

#### 3.1 本検討の背景

ワイドバンドギャップ半導体(WBGS)を用いた MISFET のゲート絶縁膜には ALD-Al<sub>2</sub>O<sub>3</sub> が有望である。その実用

化には界面準位を低減するとともに高い信頼性を確保する必要がある。今回, 信頼性の一指標であるリーク電流に関し, 負バイアスに対するリーク電流発生機構を検討した。なお, ダイヤモンド・SiC を除く WBGS は n 型であり負バイアスの下で基板が空乏化しリーク電流が流れないので, ここでは p 型 Si 基板を用いた。これは, 負バイアスの下ではゲート電極側から電子が注入され, 基板の種類によらず普遍的な結果を得ることができるためである。

#### 3.2 本検討の結果

Al<sub>2</sub>O<sub>3</sub> 試料と SiO<sub>2</sub> 試料を用い負バイアスに対して電流電圧(I-V)特性を測定した結果を Fig. 1 と Fig. 2 に比較して示す。横軸は SiO<sub>2</sub> 換算の電界強度であり, MISFET 特性を揃えてゲート絶縁膜を比較するのに便利である<sup>1)</sup>。

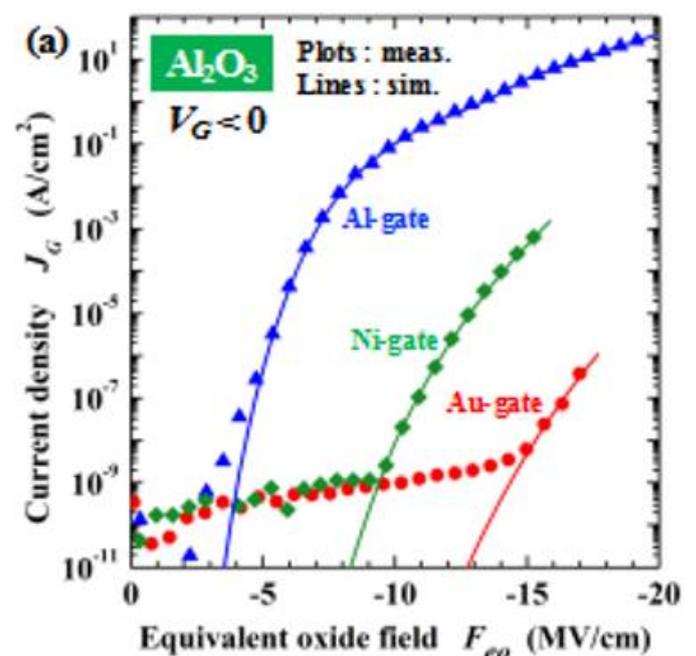


Fig. 1 I-V characteristics of an Al<sub>2</sub>O<sub>3</sub> MIS capacitor.

いずれの絶縁膜試料においてもゲート電極が Al、Ni、Au である順に電流が少ない。上記負バイアスの下ではゲート電極から電界放出される電子が電流の担い手であり、かつゲート電極の仕事関数  $W_G$  が上記順で大きい、すなわち電子放出のエネルギー障壁が大きいとこれから、上記電流の差は定性的に妥当である。しかし、 $Al_2O_3$  試料においては、 $SiO_2$  試料よりその差が大きく、仕事関数以外にも I-V 特性に影響する要因のあることが分かる。

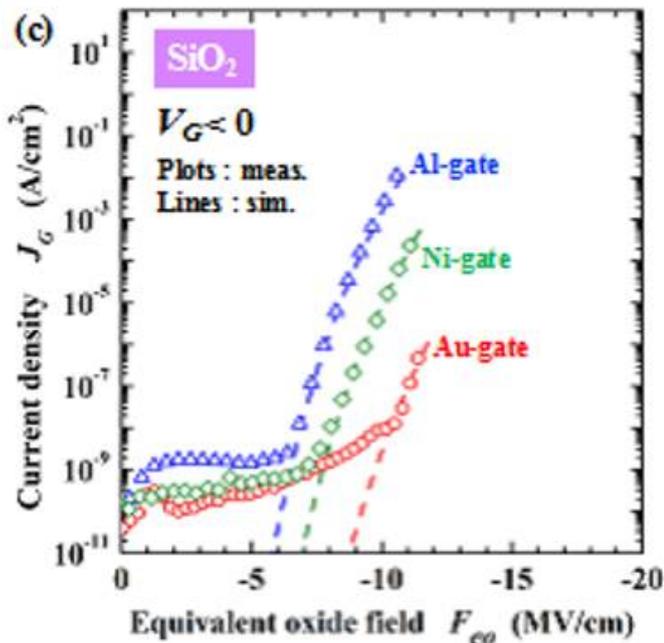


Fig. 2 I-V characteristics of a  $SiO_2$  MIS capacitor.

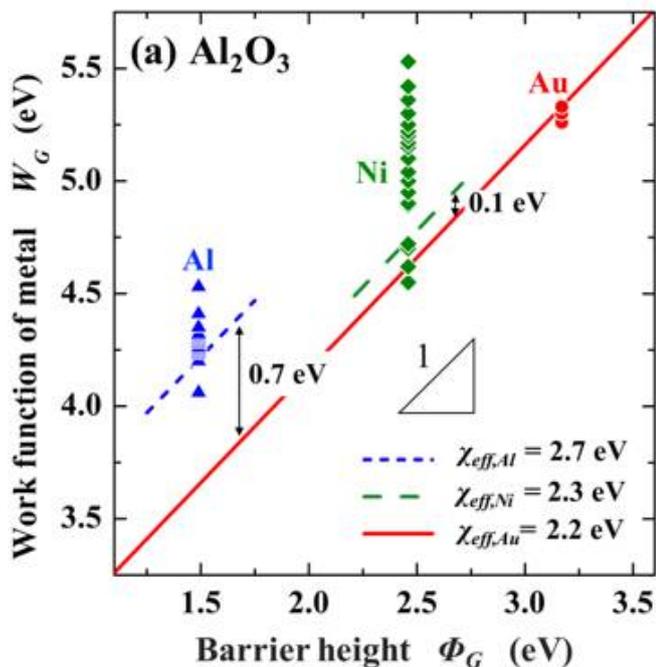


Fig. 3 Work functions of gate metal vs. energy barrier height estimated in this study.

これを調べるために、まず X 線回折解析により Au が (111) 方向に優先配向した多結晶であることを確認し、文献<sup>2)</sup>をもとに Au の仕事関数を 5.33 eV と決定した。ついで、空間電荷制限電界放出過程 (SCC-FE)<sup>3)</sup>により、ゲート電極/ $SiO_2$  界面のエネルギー障壁の高さ  $\phi_B = W_G - \chi_{ins}$  ( $\chi_{ins}$  は絶縁膜の電子親和力) を解析した。 $SiO_2$  の  $\chi_{ins}$  が金属によらず一定であるとして Al、Ni の  $W_G$  をそれぞれ 4.21 eV、4.74 eV であると決定した。 $Al_2O_3$  に対しても  $\phi_B$  の解析を同様に行った結果を Fig. 3 に示す。上記仕事関数の値を用いて  $Al_2O_3$  の  $\chi_{ins}$  を Al、Ni、Au に対して求めると、それぞれ 2.7 eV、2.3 eV、2.1 eV となる。この結果から、Al が  $Al_2O_3$  との界面に双極子を Au より多く形成することが分かる。また Ni も若干形成する。断面透過電子顕微鏡観察により、Al/ $Al_2O_3$  界面に厚さ 3 nm 程度の介在層の形成されていることを確認しており、同層がダイポールを形成する原因であると考えられる。従来より、ゲート電極/高誘電率絶縁膜界面にダイポールが形成され MISFET のしきい値電圧を変動させることが報告<sup>4)</sup>されてきたが、リーク電流への影響を明らかにしたのは本報告者等が最初である。

#### 4. その他・特記事項 (Others)

・共同研究者

早稲田大学ナノ・ライフ創新研究機構 佐々木 敏夫

・参考文献

- 1) A. Hiraiwa, D. Matsumura, and H. Kawarada, J. Appl. Phys. 120, 084504 (2016).
- 2) G. N. Derry, M. E. Kern, and E. H. Worth, J. Vac. Sci. Technol. A 33, 060801 (2015).
- 3) A. Hiraiwa, D. Matsumura, and H. Kawarada, J. Appl. Phys. 119, 064505 (2016).
- 4) Y. C. Yeo, T. J. King, and C. Hu, J. Appl. Phys. 92, 7266 (2002).

・関連論文

- (1) A. Hiraiwa, K. Horikawa, S. Okubo, and H. Kawarada, 2018 MRS Fall Meeting, EP08.05.03.

#### 5. 論文・学会発表 (Publication/Presentation)

なし。

#### 6. 関連特許 (Patent)

なし。