

課題番号 : F-18-TU-0121
 利用形態 : 機器利用
 利用課題名(日本語) : 大規模アレイテスト回路を用いた抵抗変化材料の統計的測定に関する研究
 Program Title (English) : Study on statistical measurement of resistance change material using large scale array test circuit
 利用者名(日本語) : 大村祐弥¹⁾, 前田健²⁾, 鈴木勇人²⁾, 朴賢雨²⁾
 Username (English) : Y. Omura¹⁾, T. Maeda²⁾, H. Suzuki²⁾, H. Park²⁾
 所属名(日本語) : 1) 東北大学工学部電気情報理工学科, 2) 東北大学大学院工学研究科.
 Affiliation (English) : 1) Department of Electrical, Information and Physics Engineering, Tohoku University, 2) Graduate School of Engineering, Tohoku University
 キーワード/Keyword : 切削, LSI, ナノエレクトロニクス

1. 概要(Summary)

次世代不揮発性メモリー(ReRAM, PRAM, MRAM など)に使われる材料は抵抗値の高低を記憶情報として、メモリ開発を行うためには、LSI 上でメモリ材料の電気的特性の統計的な評価が必要である。今回、メモリ材料の抵抗値の測定を目的とした LSI チップを開発し、そのチップを測定系への実装するために、ダイシングを行った。

2. 実験(Experimental)

【利用した主な装置】

ダイサ

【実験方法】

Fig. 1 にダイシング前のサンプルを示す。厚さ 725 μ m、サイズ 26mm \times 26mm の正方形のサンプルに 5.2mm ピッチで各 LSI チップが並び、その一つに抵抗測定用の LSI チップがある。Fig.1 のサンプルに測定材料と電極成膜後に、45 μ m のダイシングブレードを用いて、5 \times 5=25 枚にチップ化をおこなった。

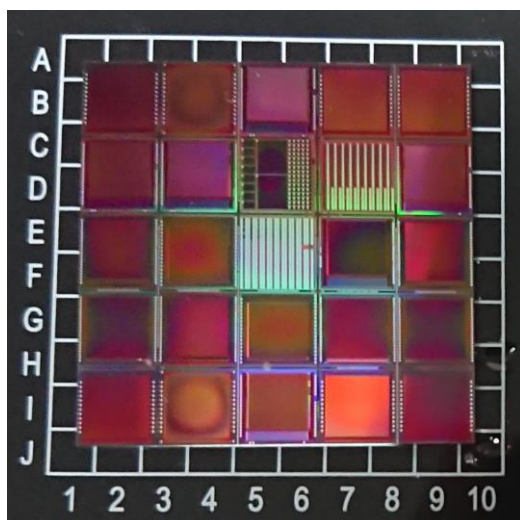


Fig.1 Picture of LSI.

3. 結果と考察(Results and Discussion)

ダイシングを終えた後のサンプルを Fig. 2 に示す。(※ Fig. 1 と Fig. 2 は別サンプル) チッピングも無く、チップ化を行えたことがわかる。これにより、チップをパッケージへボンディング配線し、測定系へ実装することが可能となった。今後、本チップを測定ボードを用いて、抵抗の測定を行っていく。



Fig.2 LSI after dicing.

4. その他・特記事項(Others)

・技術支援を行ってくださった渡邊拓様(マイクロシステム融合研究開発センター)に感謝いたします。

5. 論文・学会発表(Publication/Presentation)

なし

6. 関連特許(Patent)

なし