

課題番号 : F-18-TU-0058  
利用形態 : 機器利用  
利用課題名(日本語) : 発光素子用薄膜形成  
Program Title (English) : Thin Film Deposition for Emission Device  
利用者名(日本語) : 窪田正雄, 松下浩二  
Username (English) : M. Kubota, K. Matsushita  
所属名(日本語) : 富士電機株式会社  
Affiliation (English) : Fuji Electric Co., Ltd.  
キーワード/Keyword : 成膜・膜堆積、発光素子、Amorphous-Si、表面粗さ

### 1. 概要(Summary)

近年、光計測関係分野において、基板表面の微細構造による光学的現象を利用した新たなセンシング技術の開発が進んでいる。

本研究では、上記のような光学センシングへの適用を目的とし、シリコン基板表面に表面粗さを制御した薄膜の形成を試みる。

### 2. 実験(Experimental)

#### 【利用した主な装置】

TEOS-SiO<sub>2</sub>成膜:住友精密 TEOS PECVD 装置  
スパッタ成膜:自動搬送芝浦スパッタ装置  
(CFS-4EP-LL)

Amorphous-Si 成膜:住友精密 PECVD 装置

#### 【実験方法】

形成する薄膜構成断面概略を Fig. 1 に示す。シリコン基板上に熱酸化膜・Amorphous-Si 膜・TEOS-CVD 膜を形成する。その際、Amorphous-Si の膜厚・成膜条件を変更することで Amorphous-Si 表面の粗さが制御可能か検証をおこなう。作製したサンプルは以下の通りである。

- (i) Amorphous-Si 厚さ 600 nm、成膜温度 250 °C
- (ii) Amorphous-Si 厚さ 600nm、成膜温度 280 °C

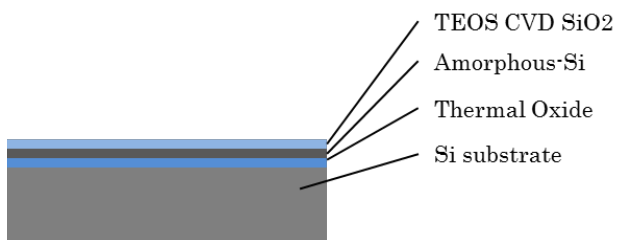


Fig. 1 Target structure (cross section)

### 3. 結果と考察(Results and Discussion)

作製したサンプルの成膜後の表面形状の写真を Fig. 2 に示す。

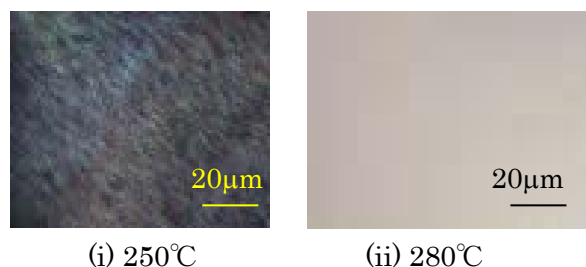


Fig. 2 Optical investigation results

Fig. 2 より、280 °Cでの成膜では表面に凹凸は無く鏡面に近いにおいて表面の荒れが発生しており、その凹凸の大きさは数µm 程度であった。これにより、成膜温度を変更することにより表面粗さを制御することが可能に分かった。一方、面内での粗さの均一性は一定ではなく、250 °Cでも位置によって平坦な場所と粗い場所が混在している結果となった。均一性については今後の課題と考える。

### 4. その他・特記事項(Others)

今回のプロセス実施にあたり、設備利用・プロセス条件選定等にご協力いただきました、東北大学マイクロシステム融合研究開発センターの戸津先生をはじめ、スタッフの方々には多大なご協力をいただき、感謝いたします。

### 5. 論文・学会発表(Publication/Presentation)

なし。

### 6. 関連特許(Patent)

なし。