

課題番号	: F-18-TU-0011
利用形態	: 機器利用
利用課題名(日本語)	: 超絶縁性脂質二分子膜に基づくイオン・電子ナノチャネルの創成のためのシリコンデバイスの作製
Program Title (English)	: Fabrication of silicon devices for formation of ion- and electron-nanochannels in super resistive bilayer lipid membranes
利用者名(日本語)	: 但木大介 ¹⁾ , 山浦大地 ¹⁾ , 馮興堯 ¹⁾ , 常田悠介 ¹⁾ , 小西啓悟 ¹⁾ , 平野愛弓 ^{1,2)}
Username (English)	: D. Tadaki ¹⁾ , D. Yamaura ¹⁾ , X. Feng ¹⁾ , Y. Tsuneta ¹⁾ , K. Konishi ¹⁾ , A. Hirano-Iwata ^{1,2)}
所属名(日本語)	: 1) 東北大学電気通信研究所, 2) 東北大学材料科学高等研究所
Affiliation (English)	: 1) Research Institute of Electrical Communication, Tohoku University, 2) Advanced Institute for Materials Research, Tohoku University
キーワード/Keyword	: 成膜・膜堆積, イオンチャネルチップ, 脂質二分子膜, ナノチャネル

1. 概要 (Summary)

膜タンパク質の一種であるイオンチャネルは、創薬における重要なターゲットである。近年では、心筋に多く存在し、薬物と反応することにより致死性の不整脈を誘発するイオンチャネルに特に注目が集まっており、イオンチャネル電流を記録し評価することの重要性が益々高まっている。本評価系を構築するにあたり、我々は生体膜の基本構造である脂質二分子膜を人工的に形成させた膜系にイオンチャネルを包埋した再構成法を用いてきた。これまでに、半導体微細加工プロセスによって作製したシリコン (Si) チップを膜の保持体とすることにより、安定性に優れた自立型脂質二分子膜が形成できることを報告してきた。本プロセスでは、SiN を堆積した Si ウェハを出発材料として用いてきたが、一昨年度の研究により、東北大学試作コインランドリ (μ SIC) にて成膜した SiN においても、膜形成やイオンチャネル電流計測が問題なく行えることを見出した。また、昨年度においては、 μ SIC での SiN 成膜工程の再現性について検証することにより、歩留まりを制限している一部要因を明らかにした。本年度では、SiN 成膜工程を全て μ SIC へと移行できる水準まで到達させるため、歩留まりを制限している要因のさらなる検証と、課題を抱える工程への対策を行うことにより、工程全体の最適化を図った。

2. 実験 (Experimental)

【利用した主な装置】

・LPCVD 装置 (SiN および SiO₂): システムサービス社

【実験方法】

Figure 1 のような手順によって、片面のみに LP-CVD SiN 膜を有する Si ウェハを作製した。本年度では、高温の溶液を用いるため、最も安定性に乏しいと考えられる第 5・6 工程に着目した。第 5 工程では、過酸化水素水を予め硫酸に混合させておくか、または後から加えるか、の違いについて、第 6 工程では、りん酸を終始加熱し続けるか、または断続的に行うか、の違いについて各々検証した。

3. 結果と考察 (Results and Discussion)

まず第 5 工程において、過酸化水素水を予め硫酸に混合させた溶液を用いた場合、所々に Si 表面が露出してしまった。はじめから混合溶液を用いたことにより、レジスト

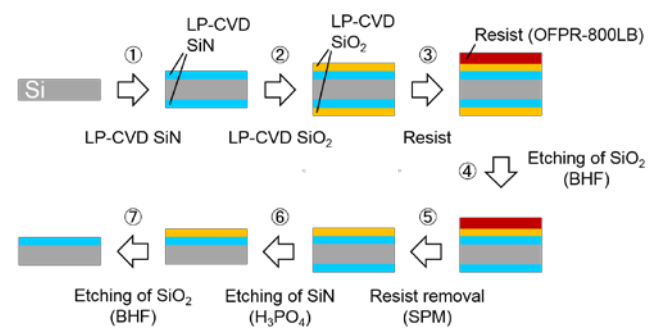


Fig. 1. Fabrication procedure for SiN/Si substrate.

とその直下の膜との間で予期せぬ反応が進行したようである。一方、はじめは硫酸のみでエッチングし、後から過酸化水素水を加えた場合、特に問題は起こらず正常に工程を行うことができた。次に第 6 工程において、りん酸を終始加熱し続けた場合、マスクとして用いた SiO₂ 膜の大部分が消失してしまっただけでなく、りん酸の温度が過度に高温となったことにより、SiO₂ が意図せずエッチングされてしまったと推測される。一方、断続的に加熱した場合は、特に問題は生じなかった。このことから、本工程においては、エッチャントの高精度な温度制御が要求されることが判明した。

以上より、歩留まりを制限している複数の要因について明らかにし、結果、工程全体の最適化に成功した。本 SiN 成膜工程は、 μ SIC へと移行可能な水準に到達したと考えられるため、今後は、本工程に基づいて作製された Si チップを、我々のイオンチャネル電流評価系へと安定的に供給できる体制を整えていく方針である。

4. その他・特記事項 (Others)

本課題は JST-CREST (JPMJCR14F3) の助成を受けて行われたものです。また、研究・実験に関してご相談・ご協力頂きました μ SIC 戸津准教授、庄子技術職員に感謝申し上げます。

5. 論文・学会発表 (Publication/Presentation)

- Yamaura *et al.*, *Langmuir* **34**, 5615 (2018).
- Yamaura, E-MRS 2018 Spring Meeting, Strasbourg(France), Jun. 20, 2018.
- Yamaura, SSDM2018, Tokyo, Sep. 13, 2018.

6. 関連特許 (Patent)

なし。