

課題番号 : F-18-TT-0014
 利用形態 : 技術補助
 利用課題名(日本語) : GaN 上への SiO₂ 保護膜の成膜
 Program Title (English) : Deposition of SiO₂ protective film on GaN
 利用者名(日本語) : 宮本恭幸¹⁾, 堀田航史¹⁾
 Username (English) : Y. Miyamoto¹⁾, K. Hotta¹⁾
 所属名(日本語) : 1) 東京工業大学大学院 工学院 電気電子系
 Affiliation (English) : 1) Tokyo Institute of Technology
 キーワード/Keyword : 成膜・膜堆積, 窒化物半導体, MOSCAP

1. 概要(Summary)

原子層堆積装置 (Atomic Layer Deposition: ALD) による成膜は低欠陥かつ低ダメージの製法として知られている。今回、ALD による GaN 上への SiO₂ 成膜技術の補助を豊田工業大学支援機関に依頼した。豊田工業大学が所有する ALD を利用し、100nm の SiO₂ 成膜を行った。

その後、本学で C-V 特性と BHF によるエッチングレートの検証を行った。さらに、得られた知見を活かし、本学で同様の成膜プロセスを立ち上げた。

2. 実験(Experimental)

【利用した主な装置】

原子層堆積装置

【実験方法】

n-SiC 上に 1μm の n-GaN (ドーピング濃度: $1 \times 10^{17}/\text{cm}^3$) を形成したサンプルに塩酸: 水 (= 1 : 5 120sec) の表面処理を施し、原子層堆積装置による 100nm の SiO₂ 成膜を行った。その後、本学で表面に面積 200μm × 200μm の Ni / Au (= 20 / 100nm)、裏面には全面に Ti / Au (= 20 / 100nm) の電極を形成し、MOSCAP の構造を作製した。構造図を Fig.1 に示す。その後、C-V 特性を検証した。

また、同様に SiO₂ を堆積させたサンプル上に Ti / Au (= 20 / 80nm) の段差を形成し、BHF (1%) 処理のエッチングレートを調査した。

3. 結果と考察(Results and Discussion)

C-V 測定の結果を Fig.2 に示す。その結果、 $3.7 \times 10^{-4} \text{F/m}^2$ の実測値を得た。また、BHF (1%) のエッチングレートは約 10 Å/s であった。さらに、BHF 処理を 100sec 以上行った結果、元の段差から 100.4nm 程度と

なり、膜厚の制御が出来ていることを確認した。

今後は、SiO₂ の絶縁膜・保護膜を利用した GaN のデバイスの検討を行う。

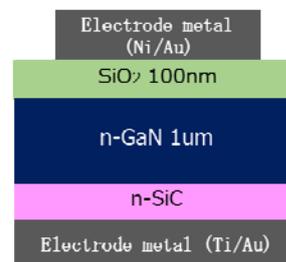


Fig.1. Schematic of epitaxial structure of Single n-GaN layer.

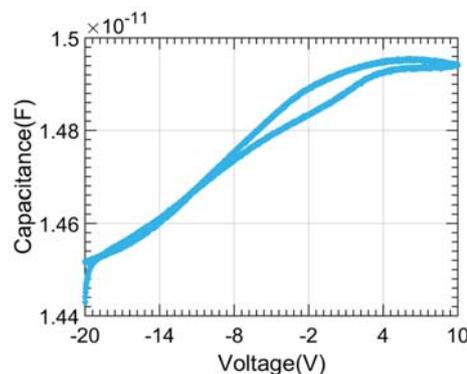


Fig.2. The C - V characteristics of MOSCAP. (SiO₂ 100 nm, GaN 1 μm)

4. その他・特記事項(Others)

成膜装置の指導・補助にご協力いただいた豊田工業大学の岩田先生、近藤氏と尾川氏に深く感謝いたします。

5. 論文・学会発表(Publication/Presentation)

(1) 堀田航史, 東京工業大学 修士学位論文 平成 31 年 2 月

6. 関連特許(Patent)

なし