

課題番号 : F-18-NM-0101
利用形態 : 技術代行
利用課題名(日本語) : グラフェン電界効果トランジスタチップの試作
Program Title(English) : Fabrication of graphene field effect transistor chips
利用者名(日本語) : 三木弘子
Username(English) : H. Miki
所属名(日本語) : (株)東芝
Affiliation(English) : Toshiba Corporation
キーワード/Keyword : N&MEMS、形状・形態観察、グラフェン

1. 概要(Summary)

グラフェンは、炭素原子の sp^2 結合により平面状に形成された材料である。シリコンの約 1000 倍という極めて高い移動度や両極性伝導等、非常に優れた電気特性を持つことで知られている。そのため、次世代の半導体デバイス材料への応用が期待されている。

本報告では、単層グラフェンを用いた電界効果トランジスタ(FET)構造の試作を行った。電極材料には金を用い、電極間は酸化膜により絶縁した。昨年度からパターンを変更したため、プロセスの再検討を行った。

2. 実験(Experimental)

【利用した主な装置】 高速マスクレス露光装置、12 連電子銃型蒸着装置、ドライエッチング装置、ウェハ RTA 装置、CAD 作成装置

【実験方法】

NIMS 微細加工 PF にて、酸化膜上に成膜した単層グラフェン基板を用いた試作を実施した。高速マスクレス露光装置を用いたリソグラフィ後、ドライエッチング装置によりグラフェンを加工して、パターニングを行った。金電極は高速マスクレス露光装置を用いてリソグラフィ後、12 連電子銃型蒸着装置により電極蒸着を行い、リフトオフプロセスにより形成した。グラフェンのリソグラフィ、加工とレジスト剥離、また電極のリフトオフプロセス後に光学顕微鏡観察を行い、プロセスの評価を行った。

3. 結果と考察(Results and Discussion)

それぞれのプロセス後の代表的な光学顕微鏡像を Fig. 1 に示した。光学顕微鏡像の観察により、試作した 10 チップのうち、1 チップについては電極が形成されなかったものの、他の 9 チップについては、デザイン通りのパターン形成を確認した。

4. その他・特記事項(Others)

なし

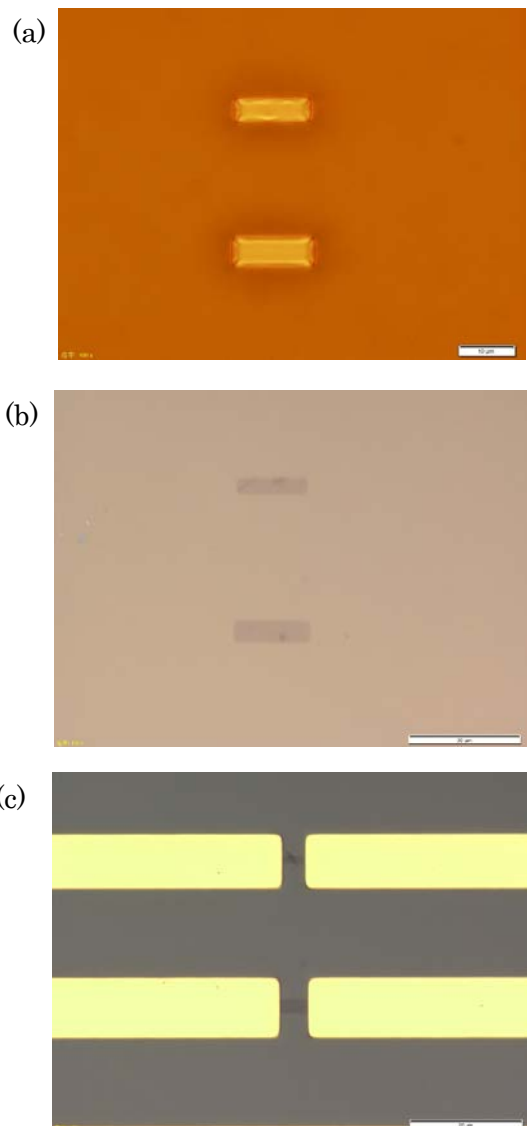


Figure 1 Optical microscopic images of fabricated chips after (a) graphene lithography, (b) RIE and resist removal, (c) liftoff process of electrode

5. 論文・学会発表(Publication/Presentation)

(1) H. Miki, A. Isobayashi, T. Saito and Y. Sugizaki, Micro and Nanoengineering in Medicine Conference 2018.

6. 関連特許(Patent)

なし