

課題番号 : F-18-NM-0091
利用形態 : 機器利用
利用課題名(日本語) : ALD 装置を用いたパリレン薄膜上への HfO₂および Al₂O₃の成膜
Program Title(English) : Atomic layer deposition of HfO₂ and Al₂O₃ thin films on Parylene
利用者名(日本語) : 井上公
Username(English) : I.H. Inoue
所属名(日本語) : 国立研究開発法人産業技術総合研究所
Affiliation(English) : National Institute of Advanced Industrial Science and Technology
キーワード/Keyword : マテリアルサイエンス、成膜・膜堆積、ALD、HfO₂、Al₂O₃、Parylene

1. 概要(Summary)

Parylene (6 nm)/HfO₂ (20 nm)二層ゲート絶縁膜を用いて、SrTiO₃チャンネル上に電解効果トランジスタ(field effect transistor: FET)を作製する研究を行なっている。この FET は絶縁体から 2 次元金属への相転移を起こすが、これを利用して人工ニューロンと人工シナプスを作製することに成功している。今年度はその人工ニューロンを 4×4のレイ型に集積して動作させることに挑戦した。

2. 実験(Experimental)

【利用した主な装置】 原子層堆積装置

【実験方法】

我々が保有するクリーンルーム(産総研内)で SrTiO₃の単結晶基板(10 mm 角、0.5 mm 厚)上にまずパリレン(3 nm)を成膜する。ソース・ドレイン電極のパターンをリソグラフィで形成し、その部分のパリレンを除去した後、Ti を蒸着してリフトオフ。再び全体にパリレン(3 nm)を成膜する。次に NIMS 微細加工 PF の原子層堆積装置でチャンネル部分のパリレン上に HfO₂または Al₂O₃を 20 nm 積層。この試料を産総研に持ち帰り、ゲート電極等を形成して FET を完成させた。さらに、任意波形発生器、オシロスコープ、デジタルマルチメータなどを用いて、ニューロモルフィック素子としての特性評価を行った。

3. 結果と考察(Results and Discussion)

我々の SrTiO₃ FET は、ゲート電場の印加で SrTiO₃中の正に帯電した酸素欠損がバルク内部へとドリフトしていく。バルク内部に押し込まれた酸素欠損が逆向きに電場を作ることで FET 動作の閾値電圧が徐々に小さくなり、最終的にはほぼ 0V に近いゲート電場で絶縁体チャンネルから 2 次元金属チャンネルへの相転移を制御できるようになる。この現象を利用すると人工ニューロンの働きを模倣さ

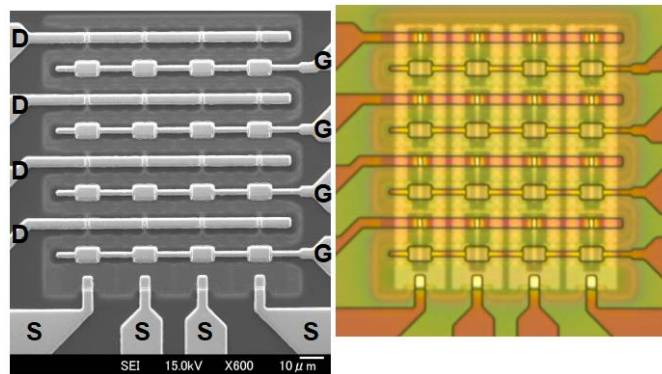


Fig. 1 Scanning electron microscope image (left) and optical microscope image (right) of the 4×4 array of SrTiO₃ FET with Parylene (6 nm)/HfO₂ (20 nm) double gate insulator.

せることが可能であることがわかった。そこでこの人工ニューロンを 4×4 のレイ型に配置して動作させるにはどのような設計にするのが良いか検討を重ね、最終的に Fig. 1 に示す素子で、leaky-integrate and fire (LIF) というニューロンの特性を再現することに成功した。

4. その他・特記事項(Others)

・競争的資金: JSPS 科研費 18H03686、日本(JSPS)–イスラエル(ISF) 二国間共同研究、日本(JSPS)–韓国(NRF) 二国間共同研究

5. 論文・学会発表(Publication/Presentation)

- (1) I. H. Inoue, Invited Talk at ENGE2018 (Jeju, Korea) November 2018.
- (2) I. H. Inoue, Invited Talk at SDRJ (Yokohama, Japan) September 2018.
- (3) I. H. Inoue, Invited Talk at Bar-Ilan University (Ramat-Gan, Israel) May 2018.

6. 関連特許(Patent)

なし