

課題番号 : F-18-IT-0023  
利用形態 : 技術代行  
利用課題名(日本語) : InP 系薄膜を用いた光電子集積回路に関する研究  
Program Title (English) : Electronic-photonic integrated circuits using InP-based membrane  
利用者名(日本語) : 竹中充, 李強  
Username (English) : M. Takenaka, Q. Li  
所属名(日本語) : 東京大学大学院工学系研究科  
Affiliation (English) : School of Engineering, The University of Tokyo  
キーワード/Keyword : 成膜・膜堆積、光集積回路

### 1. 概要(Summary)

データセンター内光インターコネクション用途に向けたシリコンフォトニクス技術が活発に研究されている。しかし、Si 光変調器の変調効率が十分に高くはないことが課題となっている。我々は、化合物半導体を Si 導波路上にゲート絶縁膜を介して貼り合わせたハイブリッド MOS キャパシタを用いた光変調器と提案し、さらなる高性能化に向けた研究を進めている [1]。

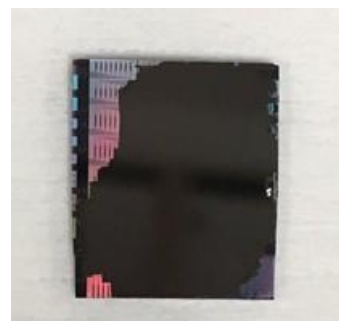


Fig. 1 Wafer bonding result.

### 2. 実験(Experimental)

#### **【利用した主な装置】**

有機金属気相成長装置

#### **【実験方法】**

動作波長  $1.3 \mu\text{m}$  に対して、シリコン光導波路上に貼り合わせる InGaAsP 薄膜が十分に透明になるように設計する必要がある。技術代行により有機金属気相成長装置を利用して、III-V/Si ハイブリッド光変調器向けの貼り合わせ用 InP エピ基板を準備した。波長  $1.3 \mu\text{m}$  帯で動作する光変調器を想定して、ハンドギャップ波長が  $1.19 \mu\text{m}$  の InGaAsP 層を含んだ層構造とした。また InGaAsP 界面での電子蓄積を利用するため、InGaAsP 層に適切な n 型ドーピングを施した。また成長再表面の保護のため、 $15 \text{ nm}$  膜厚の InP 層をキャップ層として追加した。またプロセス時は InP キャップ層をエッチングで除去することを想定して、InP はアンドープとした。

### 3. 結果と考察(Results and Discussion)

素子作製の先立ち、パターン Si 基板上への基板貼り合わせを試みた。Fig. 1 に貼り合わせ結果を示す。パターンを形成した Si 基板上にも問題なく InP 基板を貼り合わせることが分かった。このプロセスを用いた素子作製が可能であることが分かった。

### 4. その他・特記事項(Others)

参考文献:

- [1] J.-H. Han, F. Boeuf, J. Fujikata, S. Takahashi, S. Takagi, and M. Takenaka, “Efficient low-loss InGaAsP/Si hybrid MOS optical modulator,” *Nat. Photonics*, vol. 11, no. 8, pp. 486–490, Jul. 2017.

謝辞:

本研究の一部は国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)からの委託により実施した。

### 5. 論文・学会発表(Publication/Presentation)

なし。

### 6. 関連特許(Patent)

なし。