

課題番号 : F-18-IT-0019  
利用形態 : 技術代行  
利用課題名(日本語) : 簡易型クロスポイント抵抗変化メモリの作製・評価  
Program Title (English) : Fabrication and estimation of cross-point-type resistive random access memory  
利用者名(日本語) : 落合克行, 福本紳智, 木下健太郎  
Username (English) : K. Ochiai, S. Fukumoto, K. Kinoshita  
所属名(日本語) : 東京理科大学理学部第一部応用物理学科  
Affiliation (English) : Det. Applied Physics, Faculty Science Div. I, Tokyo University of Science  
キーワード/Keyword : Resistive Random Access Memory (ReRAM), perovskite oxide, cross-point, resistive switching, switching area, リソグラフィ・露光・描画装置

## 1. 概要(Summary)

Pt/SrTiO<sub>3</sub> を始め電極/ペロブスカイト酸化物接合は電圧の印加により不揮発の抵抗変化を生じ、その動作領域については電極全面、或いは局所といった報告が錯綜しており、議論が収束していない。界面動作型抵抗変化メモリ(ReRAM)の電気特性評価は動作領域に直接測定プローブを接触させることで評価されたものが大半であり、プローブ接触時の圧力等の影響により、測定自体が正確なデータの取得を妨げていた可能性がある。本研究では、Pt/SrTiO<sub>3</sub> の簡易的クロスポイント構造を作製し、動作領域への直接的なプローブ接触を避けることで、本質的な電気特性を明らかにする。これにより、各グループの錯綜する実験データを統一的に理解し、抵抗変化機構の解明を目指す。

## 2. 実験(Experimental)

### 【利用した主な装置】

マスクレス露光装置, CVD 装置, 電子ビーム露光データ加工ソフトウェア

### 【実験方法】

Figs. 1(a)-(g)にクロスポイント構造 Pt/Nb:SrTiO<sub>3</sub> (Pt/Nb:STO)の作製フローを示す。まず、Nb:SrTiO<sub>3</sub> (0.5wt%)単結晶基板上に PECVD 法を用いて SiO<sub>2</sub> を 100 nm 成膜した後 (Figs. 1(a), (b)), 界面活性剤 OAP(ヘキサメチルジシラザン, C<sub>6</sub>H<sub>19</sub>NSi<sub>2</sub>) とポジレジスト S1818 をそれぞれスピコート(1000 rpm/3 sec, 続いて 6000 rpm/60 sec) により塗布し、110°C でベーキングした(Fig. 1(c))。続いて、マスクレス露光装置を用いて Fig. 2 に示すパターンを転写した後、現像液 MF320 に 60 sec 浸漬させて現像し、超純水で 60 sec リンスした (Fig. 1(d))。更に、バッファードフ

ッ酸(BHF, 1%) で 421 sec 間(100 nm 相当)SiO<sub>2</sub> をエッチングして基板表面に Nb:SrTiO<sub>3</sub> を露出させた後 (Fig. 1(e)), アセトンでレジストを除去した(Fig. 1(f))。

## 3. 結果と考察(Results and Discussion)

Fig. 3(a)に Fig. 1 に示すプロセスフローに従って作製された素子の模式図(上面図)を示す。Pt/Nb:STO が境界を成す領域に直接測定プローブを接触させて電気特性の評価を行うことを direct, この領域を避けて行うことを indirect と定義する (Fig. 1(g)参照)。また、Nb:STO/Ti はオーミック界面を構成している。この素子の Pt 電極-Ti 電極間に、次のような順序で電圧を印加した。Sweep1 (direct,  $V_{set} = +1.2$  V) → imaging (b1, b2) → Sweep2 (direct,  $V_{set} = +2.0$  V) → imaging (c1, c2)。ここで、 $V_{set}$  は低抵抗化に要する電圧(正バイアス)を意味し、imaging では indirect で電圧を印加し、ジュール熱の発生による温度分布を赤外線カメラ (InSb 検出器)により取得した。Figs. 3(b1), (c1)に Sweep1, 2 の後に正電圧を印加した際の電極表面の温度分布 (imaging at +3.0 V)を、(b2), (c2)に Sweep1, 2 の後に負電圧を印加した際の電極表面の温度分布(imaging at -2.0 V)を示す。Figs. 3(b1), (b2)から、+1.2 V (direct)での set の後、正電圧で温度分布を取得すると電極全面で発熱が生じること、また、負電圧印加時の温度分布もまた電極全面に亘り一様であるが、正電圧印加時に比べて温度上昇が小さいことが分かる。Figs. 3(c1), (c2)から、+2.0 V (direct)での set の後、正電圧/負電圧印加時のどちらで取得した温度分布においても、プローブを接触させていた位置に局所的な発熱スポットが確認された。以上の結果を整理すると、Pt/Nb:STO の抵抗スイッチングは、低電圧で

は Pt/Nb:STO 境界全面で動作するが、電圧を上げると direct 評価時にプローブを接触させた領域の近傍で局所動作することが分かる。全面から局所に切り替わる電圧  $V_{th}$  は、 $1.2 \text{ V} < V_{th} < 2.0 \text{ V}$  を満たす。引き続き、プローブ接触箇所をずらして direct 評価を行うと動作スポットが追加されていくことも確認された。

本研究により、Pt/Nb:STO は印加電圧に応じて Pt/Nb:STO 界面全面、局所の何れでも抵抗スイッチング動作し、局所動作はプローブ接触点近傍であることが初めて示された。この結果は、ペロブスカイト酸化物 ReRAM の動作領域の議論を収束させるうえで極めて有用な情報になり得ると考えられる。

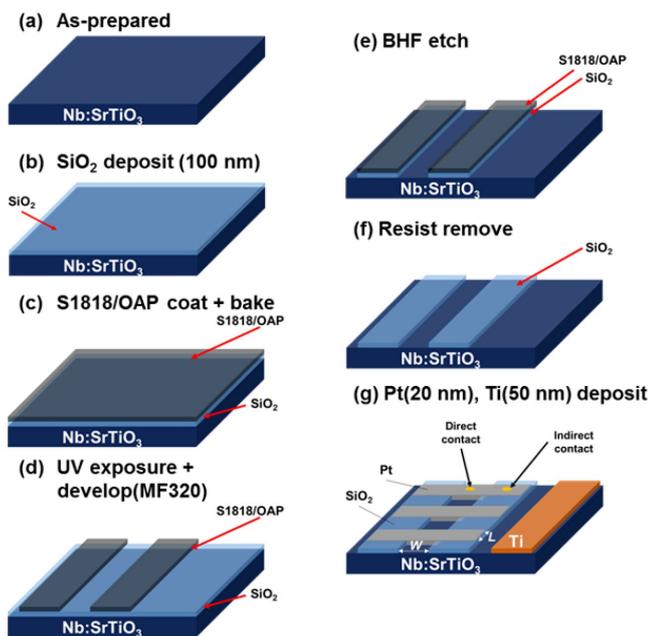


Fig. 1 Process flow of cross-point Pt/Nb:SrTiO<sub>3</sub> structure.

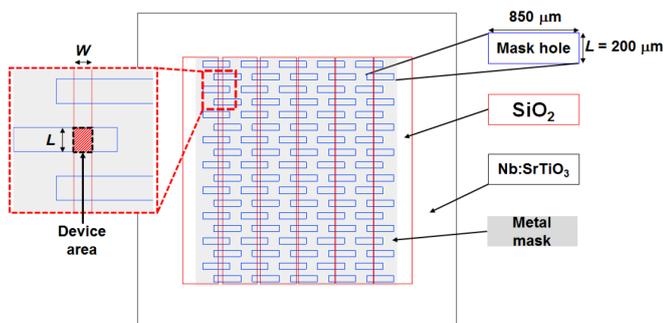


Fig. 2 Mask patterns for a pattern projection

lithography system (blue line) and for a metal mask (red line).

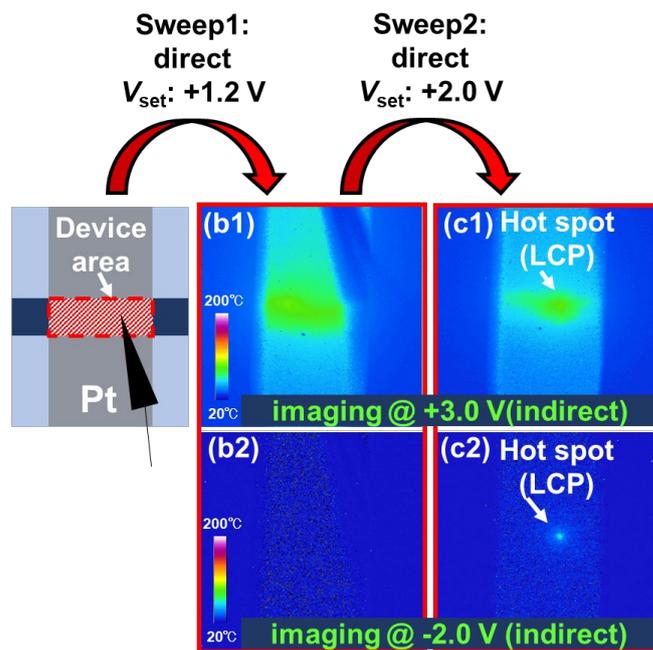


Fig. 3 (a) Schematic image of a fabricated Pt/Nb:STO device. Thermal distribution images measured with applying (1) positive and (2) negative bias voltages, after applying set voltages  $V_{set}$  of (b) 1.2 and (c) 2.0 V.

#### 4. その他・特記事項 (Others)

・謝辞：東京工業大学の宮本恭幸先生、河田眞太郎様には装置使用のご指導のみならず、素子作製におけるご助言を頂きました。ここに御礼申し上げます。

#### 5. 論文・学会発表 (Publication/Presentation)

(1) 落合 克行, 木下 健太郎, 金子 拓海, 上沼 睦典, 浦岡 行治, 応用学会第 66 回春季学術講演会, 10p-W641-14, 平成 31 年 3 月 10 日.

#### 6. 関連特許 (Patent)

なし.