

課題番号 : F-18-AT-0160  
利用形態 : 技術補助  
利用課題名(日本語) : 薄膜実践セミナー受講報告  
Program Title (English) : Report for the seminar on preparation of thin films based on SrTiO<sub>3</sub>  
利用者名(日本語) : 今泉伸治  
Username (English) : S. Imaizumi  
所属名(日本語) : ソニー株式会社  
Affiliation (English) : Sony Corporation  
キーワード/Keyword : 成膜・膜堆積、スパッタ成膜、蒸着、チタン酸ストロンチウム

## 1. 概要(Summary)

本報告書では、産業技術総合研究所ナノプロセッシング施設(NPF)が主催した『薄膜実践セミナー』への参加報告を行う。同セミナーでは、NPFの設備を利用して、施設スタッフの指導の下、SrTiO<sub>3</sub>誘電体薄膜形成検討と、その物性特性・電気特性評価を検討した。具体的には、2種類の異なる基板加熱条件(設定500°C加熱、非加熱)において薄膜試料を作製し、表面構造や結晶構造、および電気特性の比較を行った。成膜条件値や、測定条件値は全てNPF施設担当者が決定している。

## 2. 実験(Experimental)

### 【利用した主な装置】

- ・スパッタ装置(芝浦)
- ・RF・DCスパッタ装置(ULVAC)
- ・電子ビーム真空蒸着装置

### 【実験方法】

はじめにSiO<sub>2</sub>/Si基板上にスパッタ成膜装置(芝浦メカトロニクス社製)を用いて、下部電極の成膜を行った。成膜材料として、下地に密着層としてTiを5nm成膜した(成膜レート: 1.56 Å/sec)。その後、上層にPtを100nm成膜した(成膜レート: 2.63 Å/sec)。

下部電極成膜後、RF/DCスパッタ装置(アルバック社製)を用いてSrTiO<sub>3</sub>層を100nm成膜を行った。この時、成膜時の基板加熱温度を500°C加熱状態と非加熱状態で2種類の状態で成膜を行った。その後、SrTiO<sub>3</sub>層上にマスクを設置し、電子ビーム真空蒸着装置(エイコー・エンジニアリング社製)を用いて、上部電極層としてPtを50nm成膜した(蒸着レート: 1.0 Å/sec)。

その後、成膜した薄膜について、結晶性解析、表面・断面観察などを行った。また、電気特性(絶縁耐圧・誘電率特性)についても比較評価検討を行った。

## 3. 結果と考察(Results and Discussion)

成膜試料について、走査型電子顕微鏡(SEM)による断面構造画像をFig. 1に示す。Fig. 1aにおいて、500°Cで基板加熱を行ったSrTiO<sub>3</sub>膜が明瞭な柱状構造を示したのに対し、Fig. 1bの非加熱薄膜については同様の構造は確認されず、アモルファス膜特有の平坦な断面と表面粗さ、及びPt/Ti界面の空乏(膜剥がれ)が確認された。これらの結果は、成膜中の基板加熱効果によって、SrTiO<sub>3</sub>膜の結晶化が促進されたことを示唆するものであり、面垂直方向の表面構造観察や、XRD解析からも、これらの結果に矛盾しない結果が得られた。

この2種のSrTiO<sub>3</sub>膜について、誘電率特性を評価したところ、500°C加熱膜はΦ100μmの上部電極において、ε=270 F/m前後の誘電率を示した。一方で、非加熱膜については、ε=13 F/m前後の低い誘電率を示した。

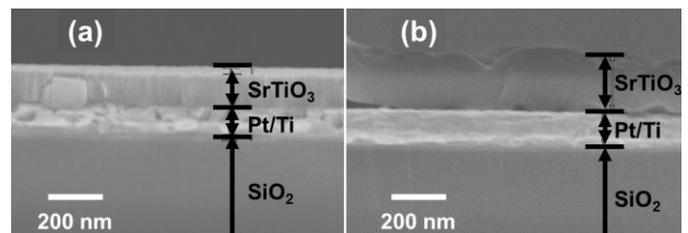


Fig. 1 Cross-sectional SEM images of thin films prepared by spattering (a) with substrate heating at 500 °C and (b) without substrate heating.

## 4. その他・特記事項(Others)

・謝辞: 技術指導者としてご支援頂いた、鈴木すすむ様、赤松雅洋様をはじめ、産業技術総合研究所ナノプロセッシング施設担当者皆様に深く感謝致します。

## 5. 論文・学会発表(Publication/Presentation)

なし。

## 6. 関連特許(Patent)

なし。