課題番号 : F-18-AT-0151

利用形態 :機器利用

利用課題名(日本語) :M 面窒化ガリウムを用いた MOSFET の作製

Program Title (English) : Fabrication of m-plane GaN MOSFET

利用者名(日本語) : 奥村宏典 1), 清水三聡 2)

Username (English) : <u>H. Okumura¹⁾</u>, M. Shimizu²⁾

所属名(日本語) :1) 筑波大学 数理物質系, 2) AIST 窒化物半導体先進デバイス OIL

Affiliation (English) :1) Faculty of Pure and Applied Science, the University of Tsukuba, 2) GaN open-

innovation laboratory, AIST

キーワード/Keyword:成膜・膜堆積、膜加工・エッチング、GaN、無極性面、トランジスタ、酸化膜

1. 概要(Summary)

省エネに向けて、高効率パワー素子開発が急務となっている。Si に代わる新しいパワー素子用材料として、SiC と GaN が用いられ、既に電子素子の市販化が始まっている。GaN素子は高速スイッチングが可能であり、高耐圧集積回路への応用が期待されている。本プロジェクトでは、まだ報告のない無極性面 GaN のトランジスタ動作の可能性を探る。

今回、CMOSの基盤となるnMOSを試作するため、産 総研 NPF と筑波大学の共用設備を利用して、GaN MOSFETを作製した。

2. 実験(Experimental)

【利用した主な装置】

電子ビーム真空蒸着装置 多目的高速加熱ランプ炉(RTA) 化合物半導体エッチング装置(ICP-RIE) プラズマ CVD 薄膜堆積装置(SiN)

【実験方法】

M 面 GaN 基板上に有機金属気相成長(MOCVD)法により n 型 GaN を結晶成長した。Ni (50 nm)をハードマスクとして用い、塩素系 RIE により GaN を 10 分間エッチングすることで(Cl₂/BCl₃ = 50/20 sccm, 150 W, 5 Pa, ~300 nm/min)、素子分離を行った。ソース/ドレイン電極として、Ti(20 nm) / Al(100 nm) / Ni (10 nm) / Au (50 nm)を用い、窒素雰囲気 800° Cで 30 秒間曝して合金化した。ゲート酸化膜として SiO_2 を 20 nm 堆積した(350° C, 250 W, 1 分)。ゲート電極として、Ni(30 nm) / Au(50 nm)を用いた。得られた M 面 GaN MOSFET の電気的特性を評価した。

3. 結果と考察(Results and Discussion)

M 面 GaN MOSFET の漏れ電流を調べた(Fig. 1)。今回作製した試料は、素子分離に失敗しており(Fig. 1 (a), 経路 B)、トランジスタ動作は見られなかった。今後、基板を介した漏れ電流の低減を図る。

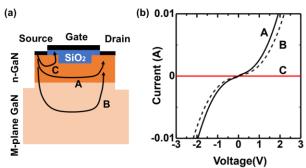


Fig. 1: (a) Device structure of GaN MOSFET and (b) Current-voltage characteristics of GaN MOSFET.

4. その他・特記事項(Others)

- ・SIP 次世代パワーエレクトロニクス(NEDO)「GaN 縦型パワーデバイスの基盤技術開発」
- ・他の機関の利用: 筑波大学

5. 論文・学会発表 (Publication/Presentation) なし。

6. 関連特許(Patent)

なし。