

課題番号 : F-18-AT-0112
 利用形態 : 機器利用
 利用課題名(日本語) : Ge デバイスの発熱による性能への影響を考慮したデバイス構造の研究
 Program Title (English) : Study on the heat assessment of Ge device.
 利用者名(日本語) : 中島佑太
 Username (English) : Y. Nakajima
 所属名(日本語) : 東京理科大学大学院基礎工学研究科
 Affiliation (English) : Tokyo University of Science
 キーワード/Keyword : 成膜・膜堆積、真空蒸着、熱処理

1. 概要(Summary)

従来のスケーリング則による MOSFET の性能向上が限界に近づく中、Si よりも高い移動度を持つ Ge チャネルの導入や Fin-FET などの新構造トランジスタの研究が行われている[1]。しかし、Si が Ge に代わることによる熱伝導の低減や、絶縁体層を有する GeOI 構造による基板への排熱が制限されるため、MOSFET のドレイン端で起こる発熱が、Si の場合よりもデバイス性能に大きな影響を与えることが懸念される。そのため、Ge チャネルの MOSFET を設計する上では、Si よりも詳細な発熱問題の検討が必要である。そこで、本研究は、発熱領域に近いゲート電極直下の Ge 上の Al₂O₃ 積層構造(Al₂O₃/Ge)における熱輸送特性の評価を実験的に試みたので報告する。

2. 実験(Experimental)

【利用した主な装置】

電子ビーム真空蒸着装置

【実験方法】

Ge(100)基板上に Al₂O₃ を 10, 20, 30 nm 堆積させ、FGA(N₂+H₂[3 %], 350°C, 5 min)処理を施した。その後、熱計測向けに Au (100 nm)層をスパッタ堆積させた。

3. 結果と考察(Results and Discussion)

Fig. 1 に Al₂O₃ 膜の厚さと熱抵抗の関係を示した。すべての膜厚において FGA 処理を施すことによって、Al₂O₃ から Ge 基板への熱抵抗値が低くなることが分かった。熱抵抗を各成分に分けて解析するため、傾きの逆数から Al₂O₃ 膜の熱伝導率 κ を算出したところ、FGA 処理なし: $\kappa = 0.23 \text{ Wm}^{-1}\text{K}^{-1}$ 、FGA 処理あり: $\kappa = 1.93 \text{ Wm}^{-1}\text{K}^{-1}$ という結果が得られた。FGA 処理により、Al₂O₃

膜の熱伝導率が大幅に上昇し、Al₂O₃/Ge 構造の熱抵抗が減少する主な要因になっていることがわかった。

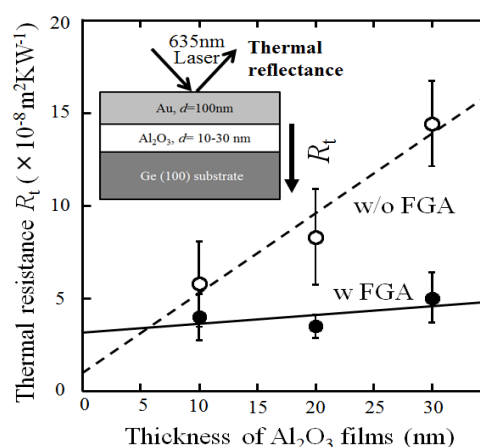


Fig. 1 Thermal resistance of Al₂O₃/Ge depending on thickness of Al₂O₃ films and sample structure of thermal resistance measurement by TR method.

4. その他・特記事項(Others)

・参考文献 : [1] Wen-Hsin Chang, H. Ohta, T. Maeda, IEEE Electron Device Lett., 37, 253 (2016).

5. 論文・学会発表(Publication/Presentation)

中島佑太他、第 65 回応用物理学会春季学術講演会、平成 30 年 3 月 20 日(発表日)

6. 関連特許(Patent)

なし。