

課題番号 : F-18-AT-0090  
利用形態 : 機器利用  
利用課題名(日本語) : 電子ビームリソグラフィを用いた、薄膜材料の微細加工検証  
Program Title (English) : Preparation of thin material based field effect transistors  
利用者名(日本語) : 今泉伸治, 大石亮太  
Username (English) : S. Imaizumi, R. Ooishi  
所属名(日本語) : ソニー株式会社  
Affiliation (English) : Sony Corporation  
キーワード/Keyword : リソグラフィ・露光・描画装置、ナノカーボン、薄膜デバイス

## 1. 概要(Summary)

本報告書では、電子ビーム描画装置を用いた微細加工検討結果について報告する。本検討では、産業技術総合研究所ナノプロセッシング施設の設備を利用してナノカーボン薄膜デバイスの微細電極配線描画・蒸着検討を行った。

## 2. 実験(Experimental)

### 【利用した主な装置】

- ・電子ビーム描画装置
- ・スピナー
- ・ドラフトチャンバー
- ・UV オゾンクリーナー
- ・電子ビーム真空蒸着装置

### 【実験方法】

電子ビーム描画(EBL: Electron beam lithography)による薄膜デバイスの微細加工検討を行うにあたり、チャンネル材料として、Si/SiO<sub>2</sub> 基板上に配置されたグラフェンを用意した。この基板上にレジストとして、PMMA-495A(下地層)、ZEP520A-7 をスピナーで塗膜した。また帯電防止剤 ESPE SR-300 を最上層に塗膜した。

EBL による電極配線形成工程は、CRESTEC 社製の電子ビーム描画装置(CABL-9410TFNA)を用いて実施された(この時の EB 印加電圧は 50 kV である)。描画・現像の後、電子ビーム真空蒸着装置を用いて電極成膜を行った。成膜材料として、下地に密着層として Ti を 5 nm 成膜し、上層に Au を 50 nm 成膜した。各層の蒸着速度は、ともに 1.0 Å/sec に設定した。蒸着後に、サンプルを剥離液に含浸してリフトオフを行った後、アセトンおよびイソプロピルアルコールで洗浄して工程を完了した。

## 3. 結果と考察(Results and Discussion)

電子ビーム描画を行うにあたり、まず照射条件最適化検証を行った。露光時間を最適化させることで、Fig. 1a

に示す通り、微細な描画が可能となった。一方、露光時間が長い場合、Fig. 1b に示す通り、描画領域外のレジストの溶解や焼き付けが確認された。最適な描画条件で作製した薄膜デバイスの光学顕微鏡画像を Fig. 1c に示す。本検討では、グラフェン上に 4 個の電極を設置した。各電極間距離、電極長さ、電極幅はそれぞれ 5 μm、15 μm、500 nm である。作製したデバイスにおいて、描画された電極配線は、当初の設計と大きな位置ずれが確認されず、同装置の良好なアライメント制御能が示された。今後は、薄膜デバイスの更なる微細加工を検証する予定である。

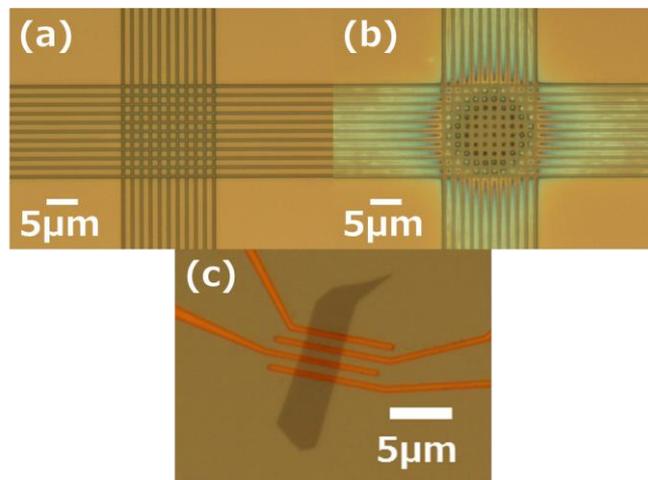


Fig. 1 Optical microscope images of (a) lithography patterns with optimized condition, (b) with overdosed condition, (c) a graphene device.

## 4. その他・特記事項(Others)

・謝辞: 技術指導者・技術補助担当者としてご支援頂いた、佐藤平道様、郭哲維様をはじめ、産業技術総合研究所ナノプロセッシング施設担当者皆様に深く感謝致します。

## 5. 論文・学会発表(Publication/Presentation)

なし。

## 6. 関連特許(Patent)

なし。