

課題番号 : F-18-AT-0046
利用形態 : 機器利用
利用課題名(日本語) : プラズマ CVD 装置による SiO₂ 膜の形成
Program Title (English) : Formation of SiO₂ films by plasma CVD system
利用者名(日本語) : 松山秀昭
Username (English) : H.Matsuyama
所属名(日本語) : 富士電機株式会社
Affiliation (English) : Fuji Electric Co., Ltd.
キーワード/Keyword : GaN、プラズマ CVD、SiO₂、成膜・膜堆積

1. 概要(Summary)

次世代パワーデバイスとして GaN 半導体を用いた金属/酸化物/半導体電界効果型トランジスタ(MOSFET)の試作を行っている。ゲート酸化膜は重要な要素であり、RF プラズマ Chemical Vapor Deposition (CVD) 法により形成した SiO₂ 膜がその可能性を有するかを調べた。このため、GaN エピ膜上に SiO₂ 膜を堆積し、MOS キャパシタ特性を評価した。

2. 実験(Experimental)

【利用した主な装置】

プラズマ CVD 薄膜堆積装置(SiN)
分光エリプソメータ

【実験方法】

c 面 GaN 基板の上に n-GaN 層をエピ成長した GaN エピ基板を用い、平行平板 RF プラズマ CVD 装置により SiO₂ 膜を形成した。成膜条件はステージ温度が 350°C、原料ガスが TEOS と O₂ でその流量をそれぞれ 7 sccm と 400 sccm とした。成膜圧力が 67 Pa であり、投入パワーを 100 W として 103 秒間放電させた。SiO₂ 膜の厚さをエリプソメータで測定し、123 nm であった。

その後、SiO₂ 膜上にドット状の Al 電極を真空蒸着し、エピ基板の裏面にも Al 電極を蒸着した。このように作製した MOS キャパシタに対する CV 特性を測定した。ゲート電圧 V_g を 5~-10 V、周波数を 100~1 MHz に変化した。

3. 結果と考察(Results and Discussion)

作製した MOS キャパシタに対する CV 特性を Fig. 1 に示す。1 MHz におけるフラットバンド電圧が -0.5 V と比較的良好な値であり、界面の有効電荷量は少ないことが

示唆される。しかし、V_g=-3 V 近傍の容量 C に周波数依存性があり、界面準位が大きいことが示唆された。コンダクタンス法評価により界面準位密度を解析すると、E_v+3.2 eV において約 1E+12 cm⁻²/eV と比較的大きな値が得られた。したがって、膜中の正の固定電荷と、界面準位による負のトラップ電荷が両方存在し、打ち消しあうことで見かけの有効電荷が小さくなっていると推測される。界面準位の発生要因としては、平行平板型のプラズマ CVD 装置であるため、成膜時のプラズマダメージ影響と考えられる。

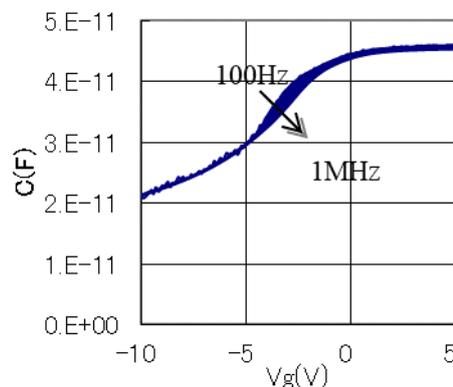


Fig. 1 CV characteristics of MOS capacitor.

4. その他・特記事項(Others)

なし。

5. 論文・学会発表(Publication/Presentation)

なし。

6. 関連特許(Patent)

なし。