

課題番号 : F-17-WS-0033
利用形態 : 技術代行
利用課題名(日本語) : 電解メッキによる Sn 膜の形成
Program Title(English) : The formation of Sn film by electrolytic plating
利用者名(日本語) : 藤井 剛¹⁾
Username(English) : G. Fujii¹⁾
所属名(日本語) : 1) 産業技術総合研究所
Affiliation(English) : 1) AIST
キーワード/Keyword : 超伝導、スズ、精密めっき装置、成膜・膜堆積

1. 概要(Summary)

近年、超伝導デジタル回路、超伝導量子コンピュータ、X線センサなどの超伝導デバイスにおいて、回路の大規模化が進んでおり、それに伴うチップサイズの拡大が問題となっている。現在、8層の配線層を積層することで、チップサイズを縮小することに成功しているが、高い歩留まりを維持しつつ、さらに積層数を向上させることは非常に困難である。そこで、半導体デバイスで既に採用されているSi貫通電極(TSV)を形成したチップを積層し、TSVで積層したチップ上のデバイス同士を接続する実装方法を超伝導デバイスにも応用するため、TSVの作製を行っている。超伝導デバイスでは、TSVも超伝導である必要があるため、超伝導材料を埋め込んだTSVの作製を目指し、早稲田大学微細加工プラットフォームのメッキ装置を利用し、貫通穴への埋め込みが可能なスズのベタ膜の作製を行った。

2. 実験(Experimental)

【利用した主な装置】 精密めっき装置×3台

【実験方法】

産業技術総合研究所超伝導アナログデジタルデバイス開発施設(CRAVITY)で電解メッキ用のシード層をSi基板上に作製した。シード層は、Au(300 nm)/Ti(10 nm)とした。その後、早稲田大学の精密めっき装置で、Snの電解メッキを行った。スズめっき浴は、 $\text{SnSO}_4 \cdot 5\text{H}_2\text{O} : 50 \text{ mmol dm}^{-3}$ 、 $\text{CuSO}_4 \cdot 5\text{H}_2\text{O} : 1 \text{ mmol dm}^{-3}$ 、 $\text{H}_2\text{SO}_4 : 0.5 \text{ mol dm}^{-3}$ 、クエン酸 3 ナトリウム 2 水和物:0.3 M、PEG. M. W. 20000:100 ppmである。めっき条件は、電流密度:5 mA/cm²、浴温度:R. T.、時間:約1時間である。

3. 結果と考察(Results and Discussion)

約10 μm成膜したSn膜の表面形状を走査レーザ顕微鏡で観察した。観察画像をFig.1に示す。表面の平均二乗粗さは、1.8 μmであり、10 μm程度の粒径に成長しているように見える。次に、蛍光X線分析装置を用いて、組成分析を行った。Snが98.9%、Cuが1.1%であった。

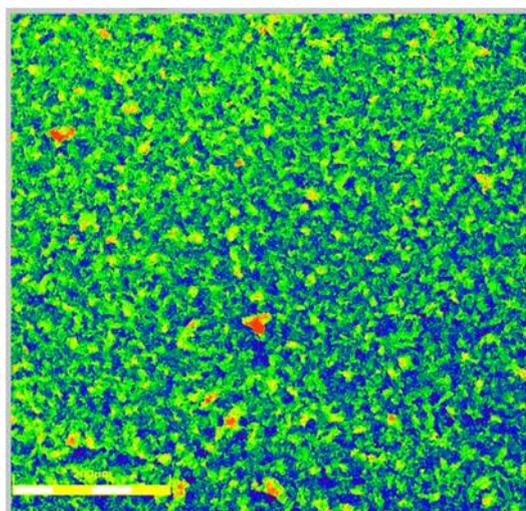


Fig. 1 Image of surface morphology of Sn film.

4. その他・特記事項(Others)

・NEDO 「IoT推進のための横断技術開発プロジェクト/組合せ最適化処理に向けた革新的アニーリングマシンの研究開発」

5. 論文・学会発表(Publication/Presentation)

- (1) G. Fujii, M. Ukibe, K. Makise, M. Hidaka, S. Nagasawa, H. Yamamori, K. Inomata, T. Yamada, and S. Kawabata, APS March Meeting 2018 (2018).

6. 関連特許(Patent)

無し。